



2020年中国嵌入式技术大会
EMBEDDED TECHNOLOGY
Conference China 2020

专业的开发工具助力RISC-V在嵌入式领域发力

北京麦克泰软件技术有限公司

付元斌

2020年9月10日



嵌入式软件生态

一款处理器能获得广泛的应用和市场份额，其所拥有的生态环境最为重要，生态系统涵盖从学习、开发到生产的各个方面，从嵌入式软件开发人员的角度，生态的范畴主要包括：

1.丰富的文档和培训资料

2.成熟易用的开发工具

3.芯片厂商提供完善的SDK

4.RTOS、Linux等OS方案应用

RISC-V软件生态现状

RISC-V软件生态还处于起步期阶段

- 基础的开发工具正在完善：开源工具链(GNU/LLVM), QEMU, Eclipse for MCU, 商业IDE(SEGGER Embedded Studio、IAR Embedded Workbench)
- 没有嵌入式软件接口标准(类似ARM的CMSIS), 芯片厂商各自为营(目前有芯来科技NMSIS软件基础平台)
- 软件生态的丰富性和成熟度还需较长的时间来完善



商用嵌入式开发工具

商用嵌入式开发工具产品包括了集成开发环境IDE，硬件调试器，代码分析和调试软件

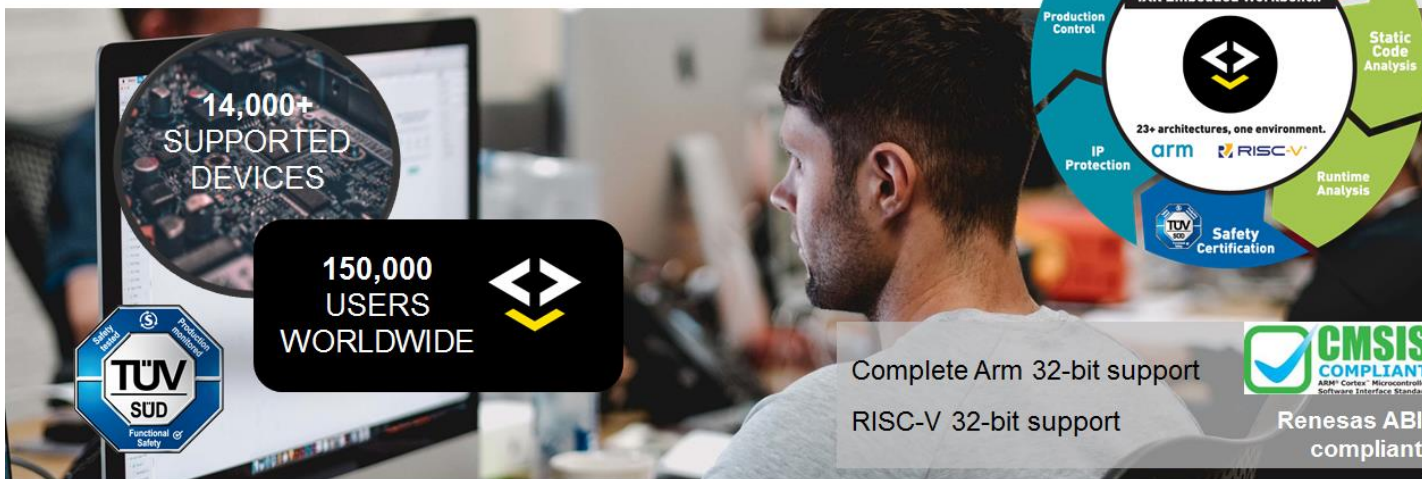
- 商用开发工具在产品的稳定性、功能，产品的迭代速度上更有优势
- 商用IDE在编译出代码的性能和空间占用上往往更出色
- 针对功能安全预认证需求有提供特定版本的IDE

已支持RISC-V的商用工具

- 集成开发环境IDE：IAR Embedded Workbench、SEGGER Embedded Studio、Green Hills MULTI IDE，卡姆派乐
- 调试器：I-jet、J-Link、TRACE32，Green Hills Probe V4

IAR Embedded Workbench

- 专业的C/C++编译工具，支持众多8位、16位、32位处理器架构
- 灵活的代码优化控制，丰富的调试功能，编译代码的质量比较高，在性能和大小方面有优势
- IAR Systems在2019年Q1发布了首个beta版本



The graphic features a background image of a person working at a computer. Overlaid on this are several key elements:

- 14,000+ SUPPORTED DEVICES**: Text inside a circular inset showing a circuit board.
- 150,000 USERS WORLDWIDE**: Text next to the IAR logo.
- TÜV SUD**: A blue and white certification logo.
- IAR Embedded Workbench**: A central circular diagram with segments for:
 - Global Technical Support
 - Debugging & Trace Probes
 - Static Code Analysis
 - Runtime Analysis
 - Safety Certification (with TÜV SUD logo)
 - IP Protection
 - Production ControlThe center of the diagram contains the IAR logo and the text "23+ architectures, one environment." with logos for **arm** and **RISC-V**.
- Complete Arm 32-bit support**
RISC-V 32-bit support
- CMSIS COMPLIANT**: A green checkmark logo with text "ARM® Cortex® Microcontroller Software Interface Standard".
- Renesas ABI compliant**

IAR EWRISCV 1.30

RISC-V ISA (32-bit)

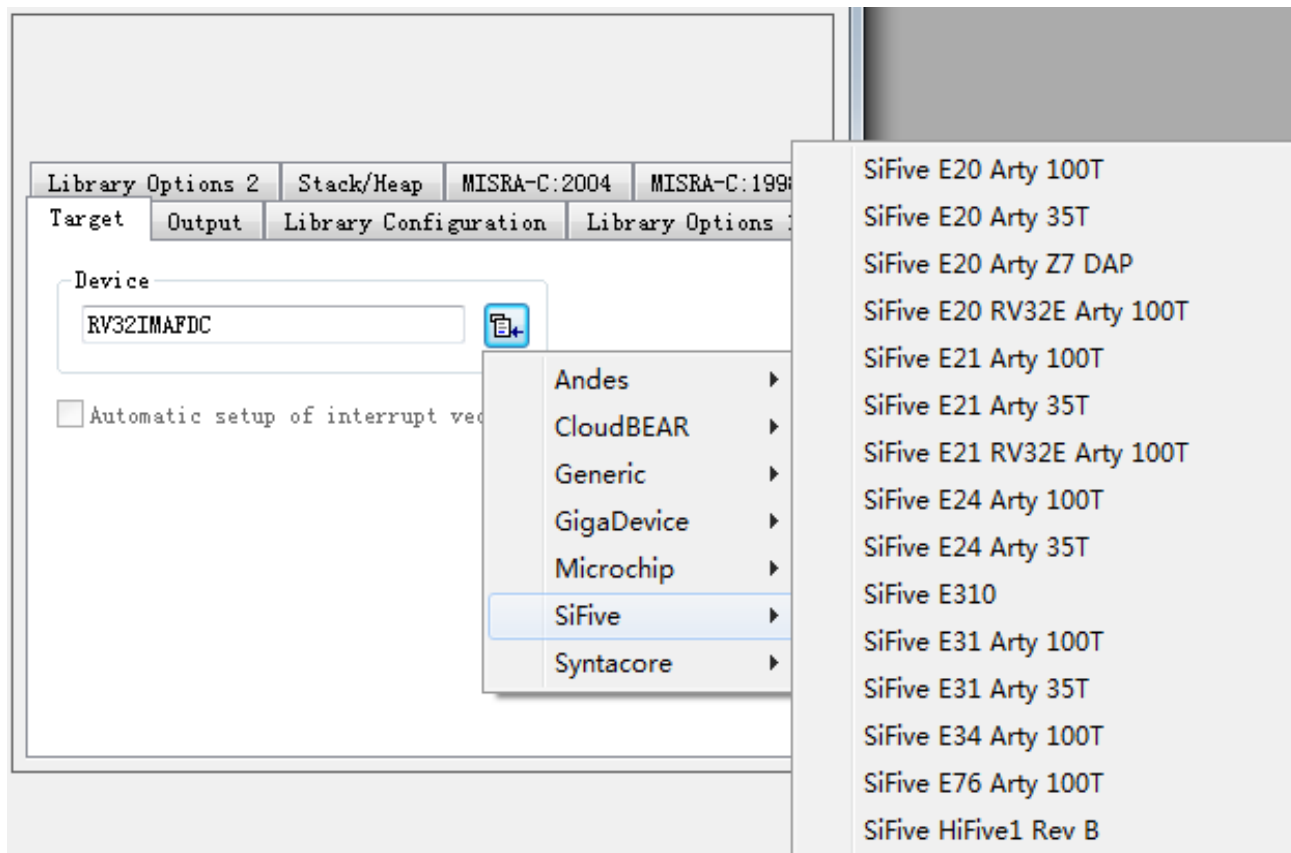
RV32I	基本整数指令集
RV32E	嵌入式整数指令集

Standard extensions

M	整数乘除指令
A	原子指令
F	单精度浮点运算指令
D	双精度浮点运算指令
C	压缩指令

Vendor

SiFive, Andes, CloudBEAR, Syntacore
GigaDevice GD32VF103xxxx



Debugging和Trace

- 支持RISC-V的完整调试方案，提供了Simulation和在线调试，内置宏语言调试
 - 在线调试目前支持I-jet调试器，未来会支持第三方调试器
 - 内置RTOS调试插件，OS内核信息显示
- IAR Embedded Workbench for RISC-V现已实现基于Nexus IEEE-ISTO 5001™协议的Trace调试环境，支持SiFive Insigh解决方案
 - 与常见的基于断点和单步的调试技术不同，Trace可以在不中断程序正常执行的情况下记录CPU执行的指令流（或数据流）



Embedded Studio for RISC-V

- SES是SEGGER公司跨平台支持的集成开发环境，SES for RISC-V第一个版本于2018年发布
 - 支持RV32IMAFDC指令子集
 - 采用Clang/LLVM和GCC C/C++ 编译器
 - 针对代码性能和代码尺寸优化的运行时库
 - 调试器支持J-Link，通过GDB协议可以支持第三方调试器



Free to Use

Embedded Studio is available free-of-charge for non-commercial use.



Project Setup

The project manager allows organization and management of project sources in one place.



Project Importer

It is easy to switch from other IDEs to Embedded Studio.

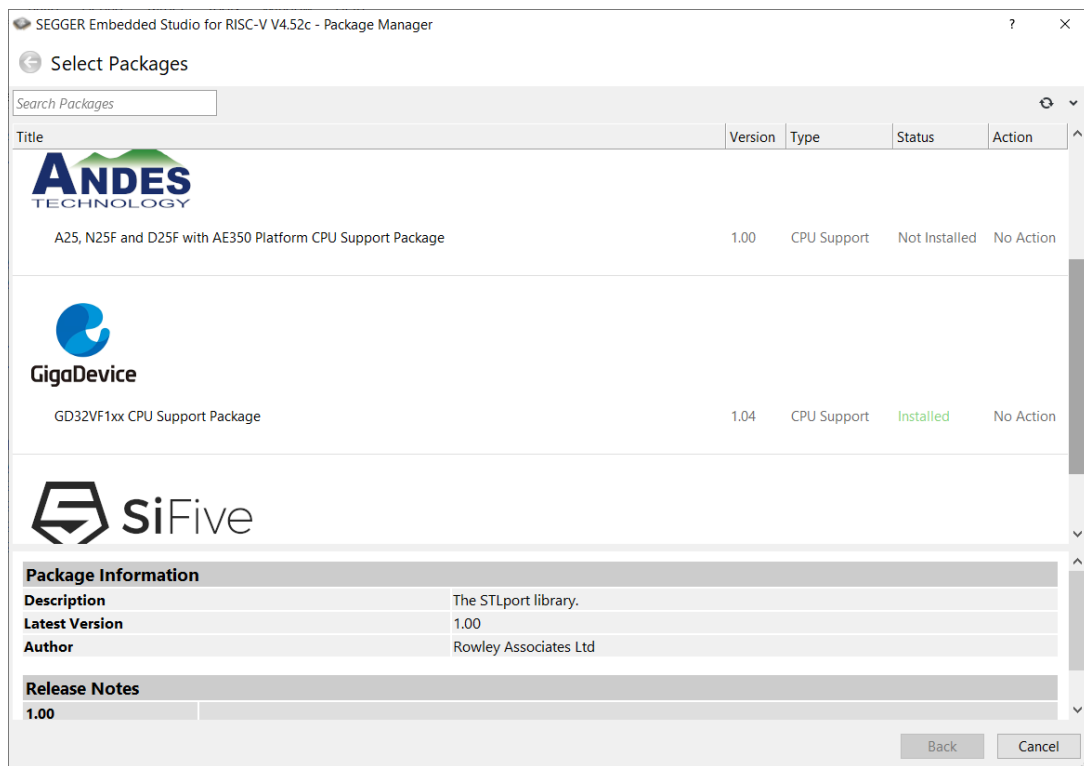


Source Editor

The first-class Source Code Editor supports syntax highlighting, automatic code indentation and matching bracket highlighting.

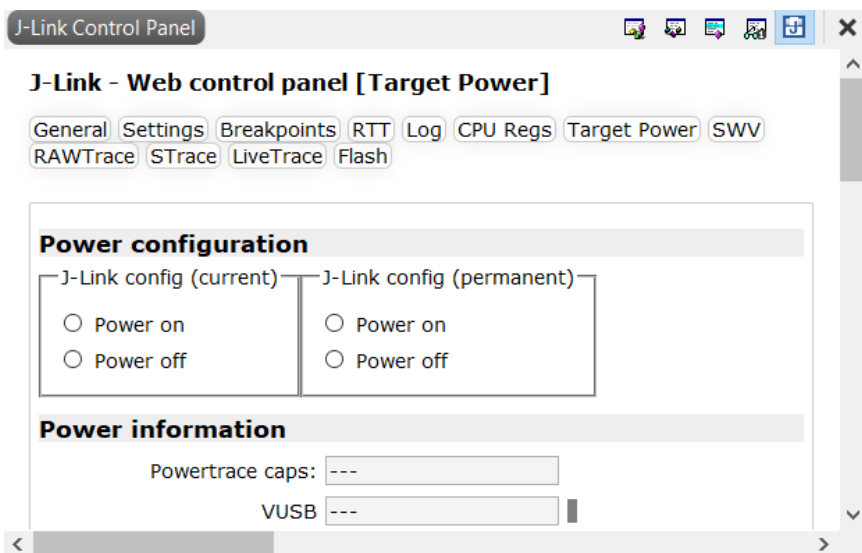
器件支持包

- SES for RISC-V目前支持Andes、GigaDevice、Sifive各系列芯片型号
- 支持包提供了芯片必要的处理器支持文件，初始化文件，以及板级支持文件和例程



SES调试特性

- SES for RISC-V支持simulation和在线调试，与J-Link无缝集成，在调试窗口直接配置和使用J-Link
- 堆栈使用率分析，通过J-Link可以添加无限数量代码断点



The screenshot shows the 'Stack Usage' window. It displays a table with the following columns: 'Call Path', 'Frame Size', and 'Σ Frame Size'. The table lists the call stack for the current task, with 'eclic_set_nbits' highlighted in yellow.

Call Path	Frame Size	Σ Frame Size
▀ _vfprintf_int_nwp		0
▸ _init	32	80
▸ debug_putchar		0
▸ GreenLedTask	48	400
▸ main	16	464
▸ eclic_set_nbits	48	64
▸ gd_eval_led_init	32	64
▸ gd_eval_led_off	16	16
▸ vTaskStartScheduler	32	448
▸ vTraceEnable	32	256
▸ vTraceSetQueueName	32	160
▸ xQueueGenericCreate	48	368
▸ xTaskCreate	64	384
▸ PrintTask	144	480
▸ prvIdleTask	32	400

J-Link/J-Trace

- 使用最广泛的调试器之一，J-Link V10版本开始增加了对RISC-V处理器的支持
- 高速JTAG时钟:15Mhz/50MHz，RAM下载速度最高达3MByte/s
- Flash无限数量断点功能，内置虚拟COM口功能，提供芯片的Flashloader
- 支持GDB、OpenOCD、LLDB，LLDB基本上是GDB的继承，J-Link GDB Server也允许在基于LLDB的设置中使用J-Link
- J-Trace目前还不支持RISC-V



J-Link PRO



J-Link ULTRA+



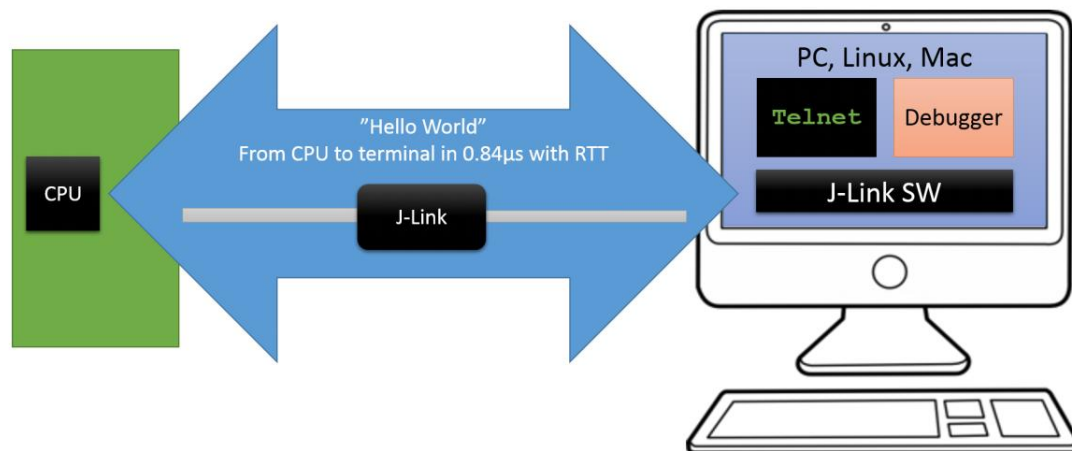
J-Link PLUS



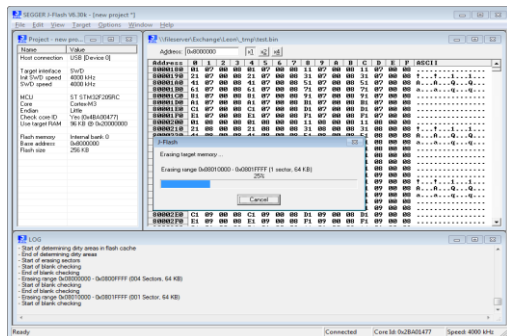
J-Link PLUS Compact

J-Link RTT

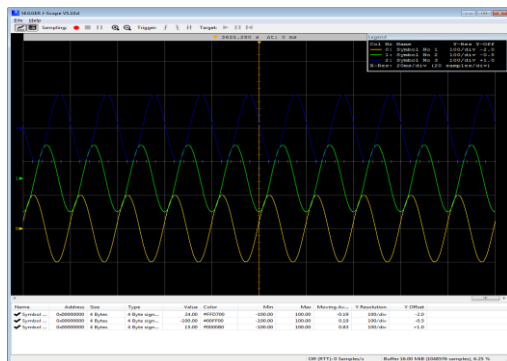
- SEGGER的RTT(Real Time Transfer)是一种用于嵌入式中与用户进行交互的技术，使用RTT可以从MCU非常快速输出调试信息和数据，且不影响MCU实时性，平均一行文本可以在1微秒或更短的时间内输出。
- RTT需要处理器支持后台存储访问(background memory access)，即在CPU运行时访问存储器
- RTT现已支持RISC-V处理器，通过系统总线访问(SBA)实现



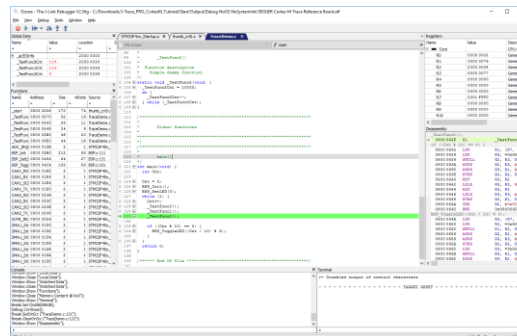
J-Link附带工具



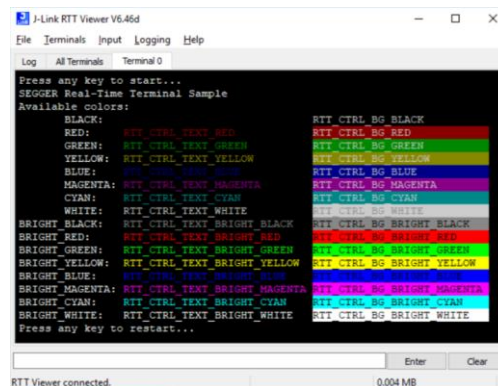
J-Flash/J-Flash SPI
MCU片内/片外Flash编程软件



J-Scope
数据可视化和分析软件，高速更新并绘制变量曲线



Ozone
独立的调试软件，支持Trace调试



RTT-Viewer
显示RTT通道数据的图形化工具

Green Hills MULTI

- MULTI IDE集成了AUTOSAR, MISRA-C代码检查, 运行时错误检查和静态代码分析器, 高安全性, 满足SIL 4(安全完整性水平)和ASIL D(汽车安全完整性水平)工具资质要求
- Green Hills C/C++编译器已经支持32位和64位RISC-V架构 “IAMCFD” 指令集
- Probe V4是Green Hills的调试跟踪器, JTAG时钟支持到120MHz, 也已支持RISC-V处理器的调试

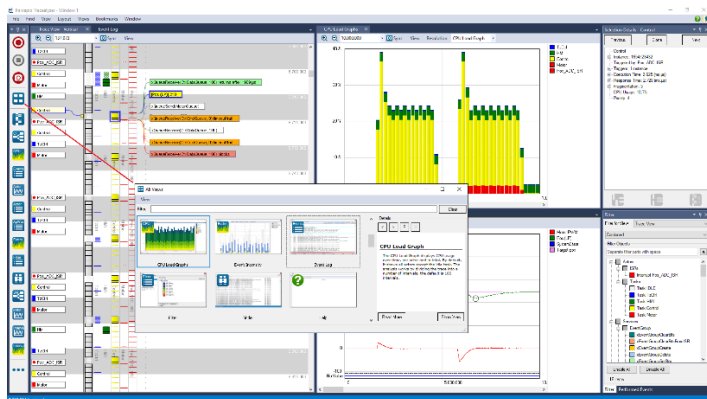


Lauterbach TRACE32

- 是全球最大的微处理器开发工具厂商之一，旗下的TRACE32支持多种调试接口类型比如JTAG, SWD, NEXUS等，而且支持多种CPU构架，多种指令集，几乎包含了市面上所有类型
- Lauterbach是RISC-V基金会银牌会员，2019年宣布全面支持基于RISC-V开源ISA平台上的Linux系统的JTAG调试
- 今年，芯来科技与Lauterbach两家公司宣布达成合作伙伴关系，Lauterbach对集成芯来科技 RISC-V 指令架构处理器的片上系统（SoC）中，提供 TRACE32 调试器的支持

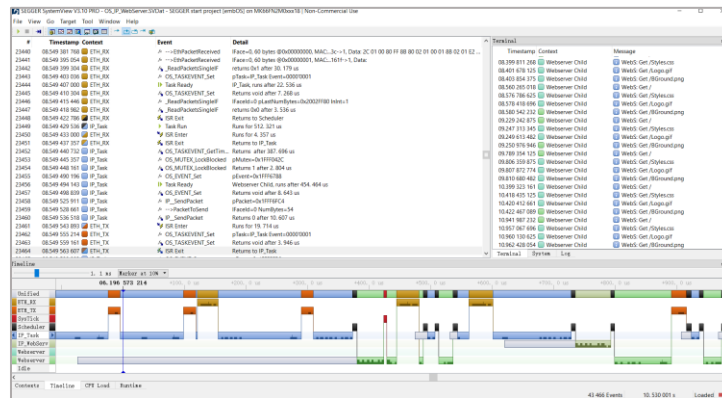


其他的工具



Tracealyzer

- Percepio公司的RTOS和Linux可视化分析工具
- 提供30多种分析视图，非常适合分析多任务系统运行时实时行为



SystemView

- SEGGER公司的嵌入式系统可视化分析工具，支持裸机和FreeRTOS、μC/OS、embOS

开源碎片化风险

- 一般来说开源总是存在着碎片化的风险，从而开发生态系统也面临风险
- 未来产业和技术的进一步发展，RISC-V基金会制定了一系列规范来保证兼容性，基础指令集是兼容性的保证
- RISC-V指令集已经预留了大量的定制指令空间给处理器厂商实现自己的指令集，针对定制指令集，厂家提供预先设计好的函数库就能在很好地保证效率的同时不失兼容性
- 商业软件工具开发商也可以考虑在可扩展性方面提供一些支持，在一定程度满足芯片厂商上对RISC-V处理器差异化的需求

IAR对RISC-V自定义指令的支持

- 通过`.insn`指令生成汇编器不支持的自定义指令
- `.insn`指令可用于C和C++程序中的内联汇编
- `.insn`指令生成所有RISC-V指令格式的指令

Intrinsic-like function example

```
long __insn_example(int lhs, int rhs) {  
    long res;  
    /* Generates AND r,r,r */  
    asm (".insn r 0x33, 0x7, 0x0, %0, %1, %2" \  
        : "=r" (res) \  
        : "r" (lhs), "r" (rhs) );  
    return res;  
}
```

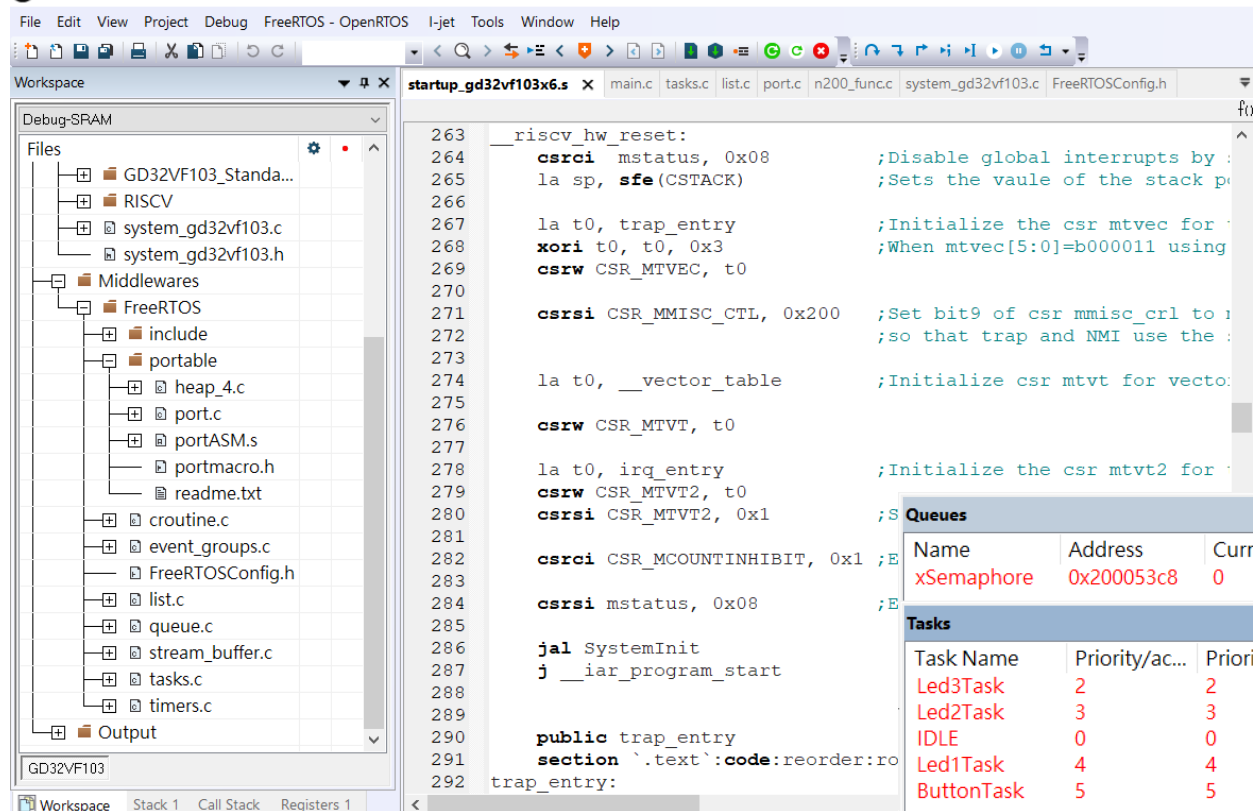
从ARM迁移到RISC-V

- 选择一款能满足项目需求的RISC-V产品
- 选择合适的编译工具链
- 底层软件的修改会是有难度的地方，需要了解RISC-V架构体系
 - 芯片底层初始化
 - 异常和中断的处理
 - 汇编写的代码
- 应用生态
 - 在OS支持方面，FreeRTOS、RT-Thread、SylixOS、VxWorks, Linux、embOS、 μ C/OS已经支持

基于EWRISCv的FreeRTOS移植

- 虽然IDE已经支持了GD32V芯片，但资料比较少，Demo过于简单，需要自己实现很多的底层配置

GD32VF103 - IAR Embedded Workbench IDE - RISC-V 1.30.1

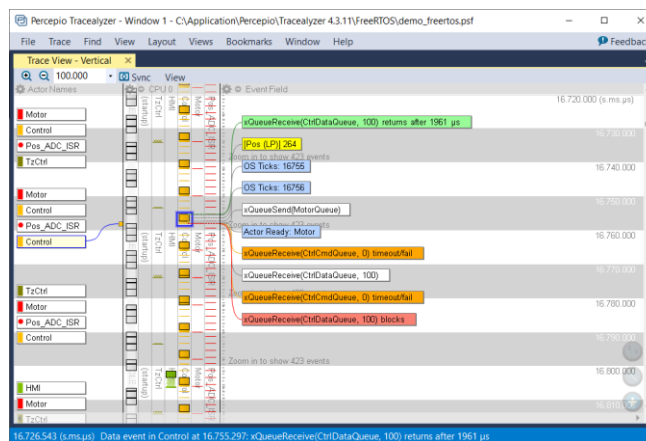
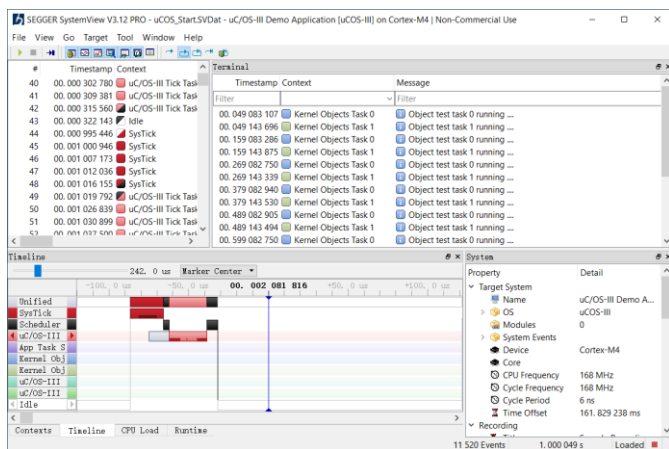


Queues						
Name	Address	Current Length	Max Length	Item Size	# Waiting...	# Waitir
xSemaphore	0x200053c8	0	1	0	0	1

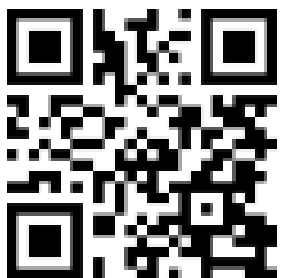
Tasks					
Task Name	Priority/ac...	Priority/b...	Start of Stack	Top of Stack	Min Free Stack
Led3Task	2	2	0x20004ab8	0x20004e18	Off
Led2Task	3	3	0x20004630	0x20004990	Off
IDLE	0	0	0x20005420	0x20005780	Off
Led1Task	4	4	0x200041a8	0x20004508	Off
ButtonTask	5	5	0x20004f40	0x20005280	Off

体验RISC-V

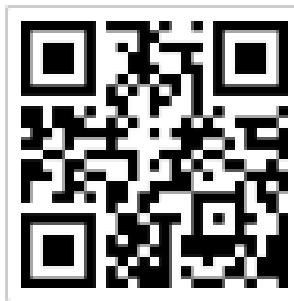
- IAR EWRISCV环境+SiFive E310 + FreeRTOS + SystemView
- SES 环境+GD32VF103 + FreeRTOS + Tracealyzer



网易云课堂



网易云课堂



总结

- 相比于ARM，目前RISC-V生态还有相当大的差距，兼容性较差，软件开发也更有难度
- 虽然RISC-V软件生态还处在发展的初期，但近几年的发展非常迅速，包括IAR，Lauterbach在内的行业领先的工具厂商都开始支持RISC-V
- 随着更多商业公司参与进来，在一段时期内，RISC-V生态的建设应该会加速



感谢您的关注!

网址: www.bmrtech.com

邮箱: info@bmrtech.com

北京: 010-57625727

上海: 021-62127690

深圳: 0755-82977971

