



嵌入式系统联谊会  
[www.esbf.org](http://www.esbf.org)

# RISC-V架构嵌入式开发的特点

胡振波@芯来科技



2019年04月20日

# Agenda

1

自我介绍

2

AIoT时代嵌入式开发的特点

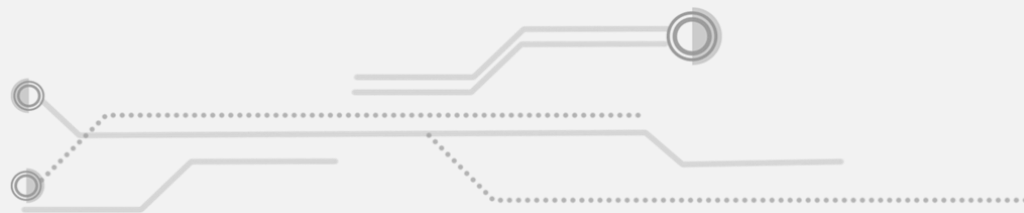
3

RISC-V嵌入式开发的特点

4

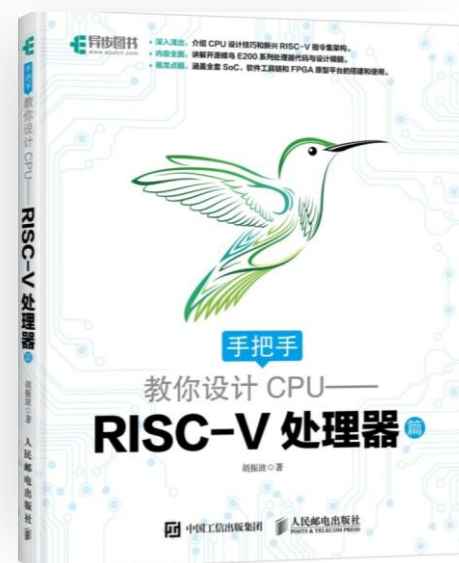
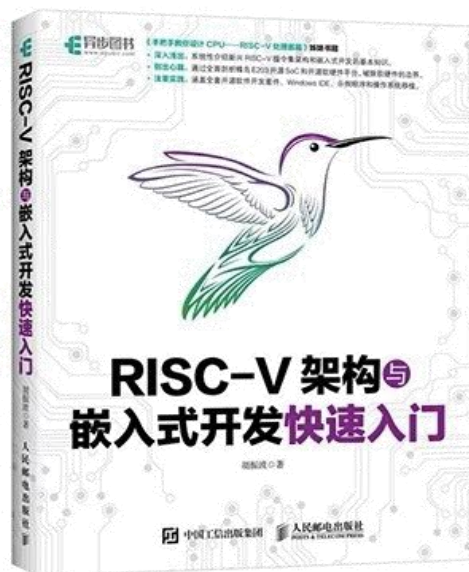
关于芯来科技

# 01 | 自我介绍



# 胡振波 | (硅农亚历山大)

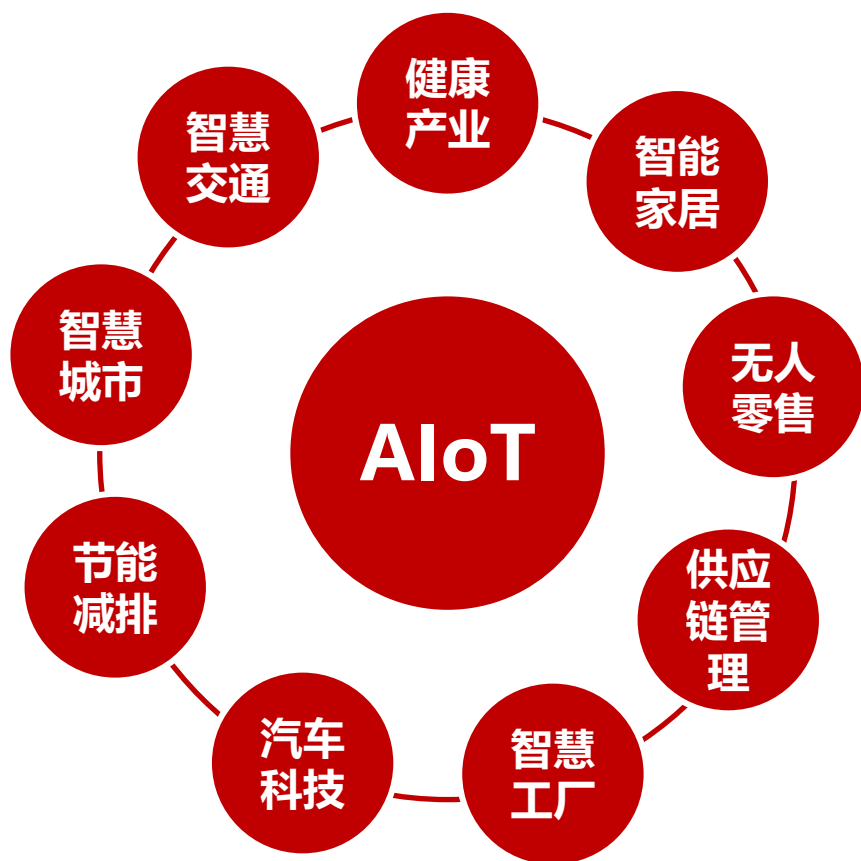
- 国内领先的RISC-V处理器内核公司**芯来科技CEO兼创始人**;
- 国内第一颗RISC-V开源处理器蜂鸟E203作者; 第一本RISC-V中文书籍《**手把手教你设计CPU—RISC-V处理器篇**》和第二本书《**RISC-V架构与嵌入式开发快速入门**》作者;
- 业界超过8年CPU以及超过10年ASIC设计与验证经验。历任Marvell(美满电子科技)CPU高级设计工程师, Synopsys(新思科技)ARC系列处理器内核研发经理等职务;
- 上海交通大学微电子学院硕士, 电子工程系学士。



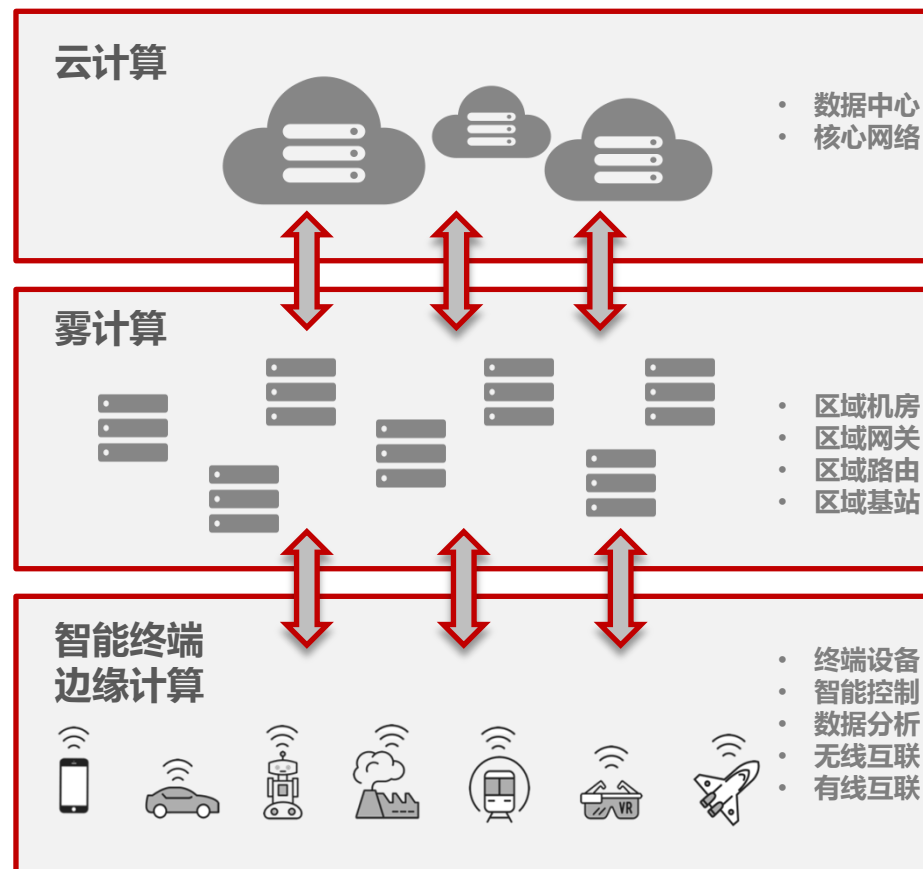
## 02 | AIoT时代嵌入式开发的特点

# AIoT的特点

具有场景丰富的应用  
场景和产品形态



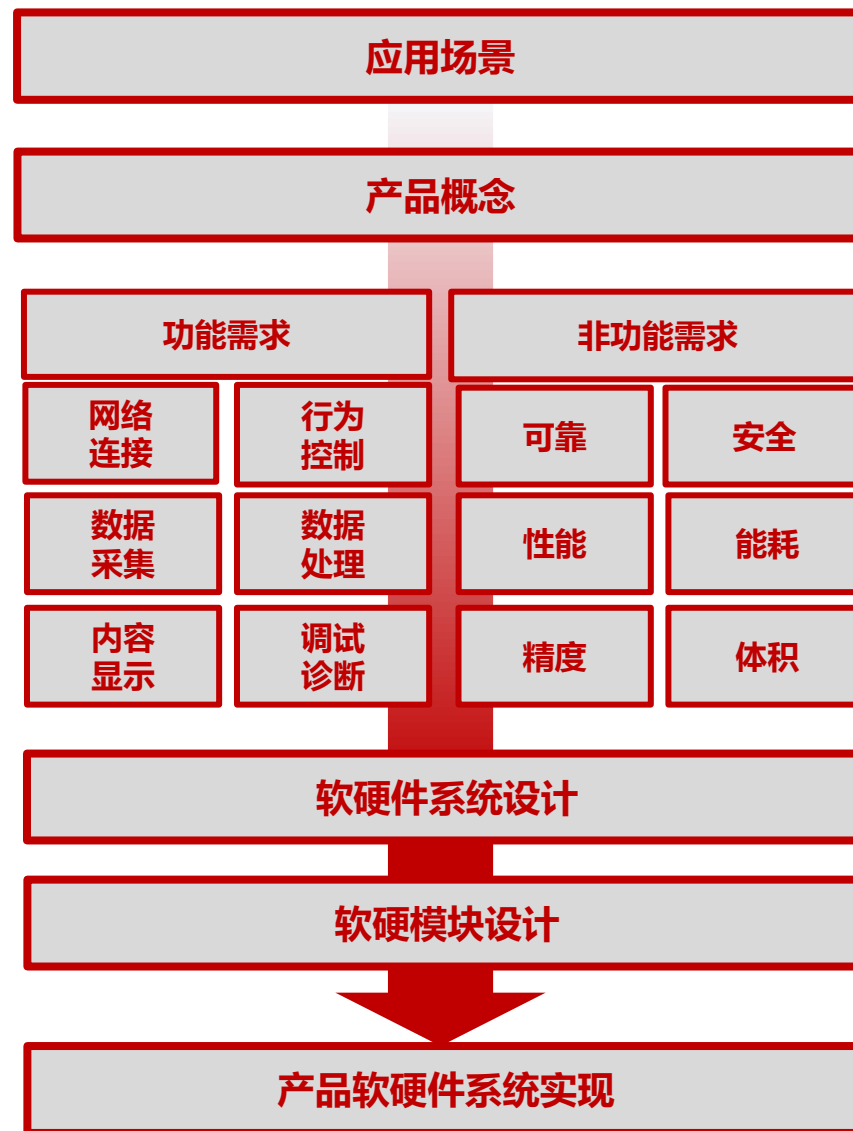
通过边缘计算和云  
计算而更加智能化



# AIoT嵌入式系统的特点

后摩尔时代，因为摩尔定律和登纳德缩放定律的相继失效，通用处理器逐渐无法无法满足对整体系统能效比的追求，这样基于领域的架构设计 (Design Specific Architecture)的设计理念逐渐成为共识和趋势。

- 系统公司、互联网巨头全面造芯，更多软硬件结合的差异化创新诞生。芯片需求海量化的同时，呈现类似互联网服务化的趋势：**以用户应用为中心，有效解决具体实际场景的问题，更快的市场响应速度，特性差异化和成本优势。**
- 功能上更加**智能化**需要运行更加复杂的算法
- 为了满足软硬件功能和功能性需求，**软硬件结合更加紧密**，
- **软硬件协同设计，实现和测试**让系统能够更好和更快满足用户的需求



# AIoT嵌入式开发的痛点

- 传统处理器指令集架构(ISA, Instruction Set Architecture)承载着软硬件接口做用，在用户应用驱动的时代由于牢牢把控在各家公司手里所导致的封闭性，**多种编程模型共存**，需要嵌入式开发人员掌握多种硬件架构，多种编程模型，**降低了产品研发的效率**，以及**延迟产品推向市场的时间**。
- 由于指令集不能扩展，也**难以把硬件扩展和处理器微架构紧密结合**在一起，无法进一步提升性能。
- 找到和培养具备对不同硬件架构编程能力的程序员具有很高的成本，导致企业**用人困难**。

**传统的处理器指令集架构由于封闭性，束缚了创新和发展!**



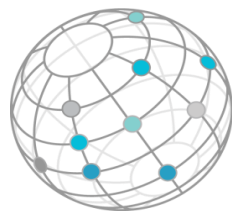
# 03 | RISC-V嵌入式开发的特点

# RISC-V顺势而生

- 开放化的趋势：RISC-V的目标是成为一种由基金会维护的开放通用的指令集架构
  - 整机 → 处理器芯片 → 处理器IP → RISC-V标准
  - 因其开放，得到了诸多大型公司和社区的支持，因此生态发展迅速
  - 当生态建设不再由一家公司而是由全行业推动时，其速度远远高于以往由单一商业公司推动，且成本被均摊
- 平民化的趋势：技术上利用后发优势，所以简洁，模块化和可扩展
  - 满足AIoT万亿级市场的差异化需求



基金会维护



架构开放



社区活跃



后发优势



简洁设计



模块化可扩展

# RISC-V是中国的历史机遇

**中国处理器产业最后一次机会，  
所以我们得抓住这一次历史机遇。**

- 处理器产业变革的最后一次趋势
- 开放性大幅降低业余门槛但大幅抬高商业门槛
- 一旦新的商业格局重新形成，中国将机会甚微

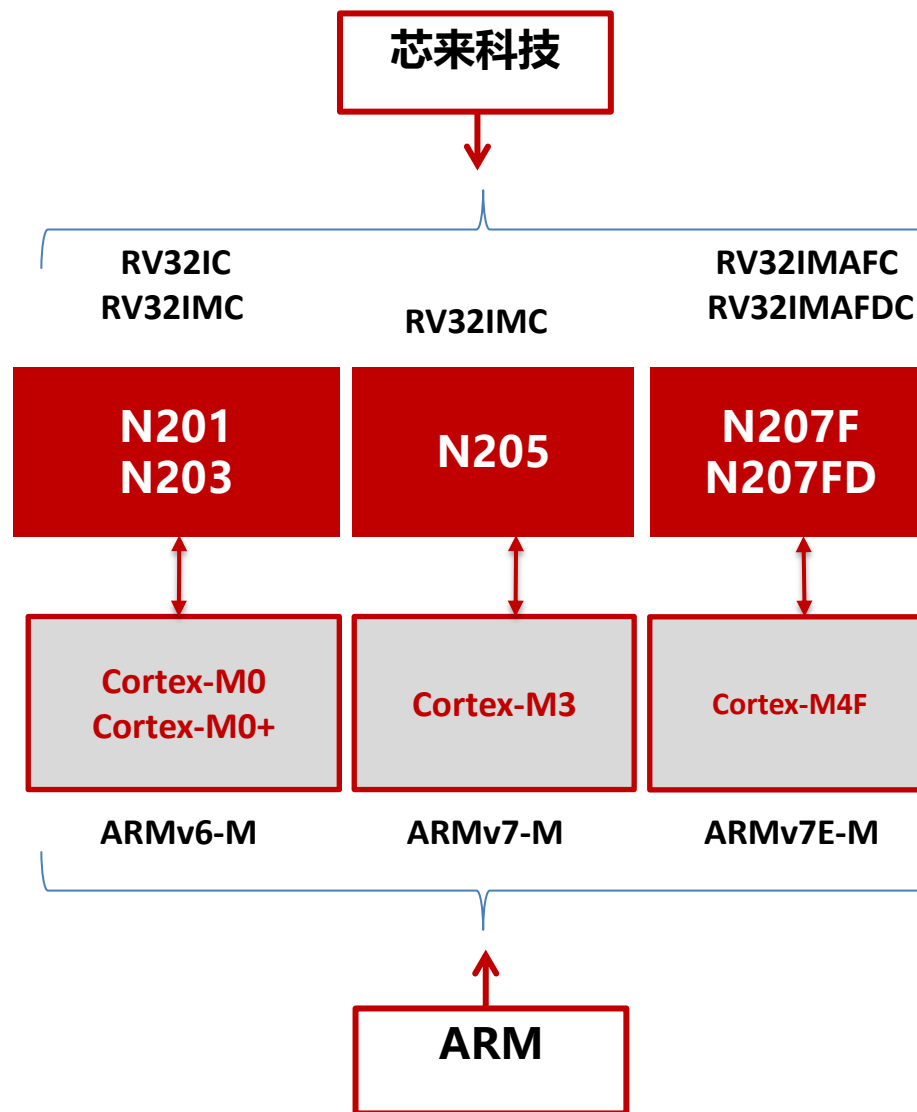


# 特点一：简单和一致性

简单意味着学习成本低

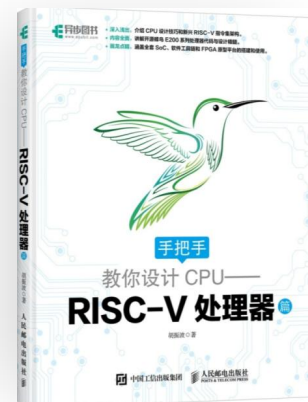
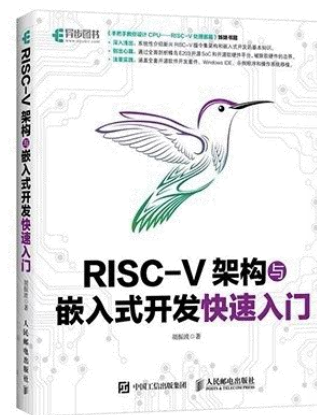
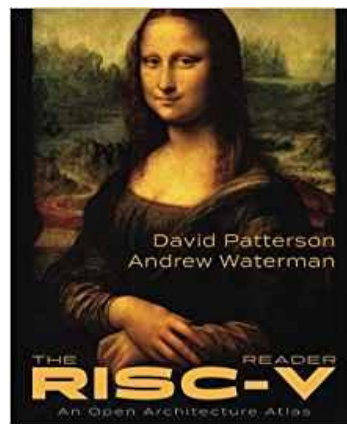
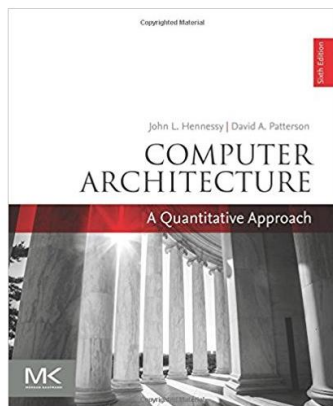
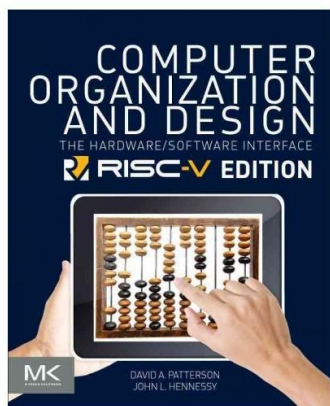
一致性意味着维护成本低

- RISC-V的指令集架构非常简单易懂
- RISC-V的指令集架构具有模块化和一致性



## 特点二：学校到产业无缝对接

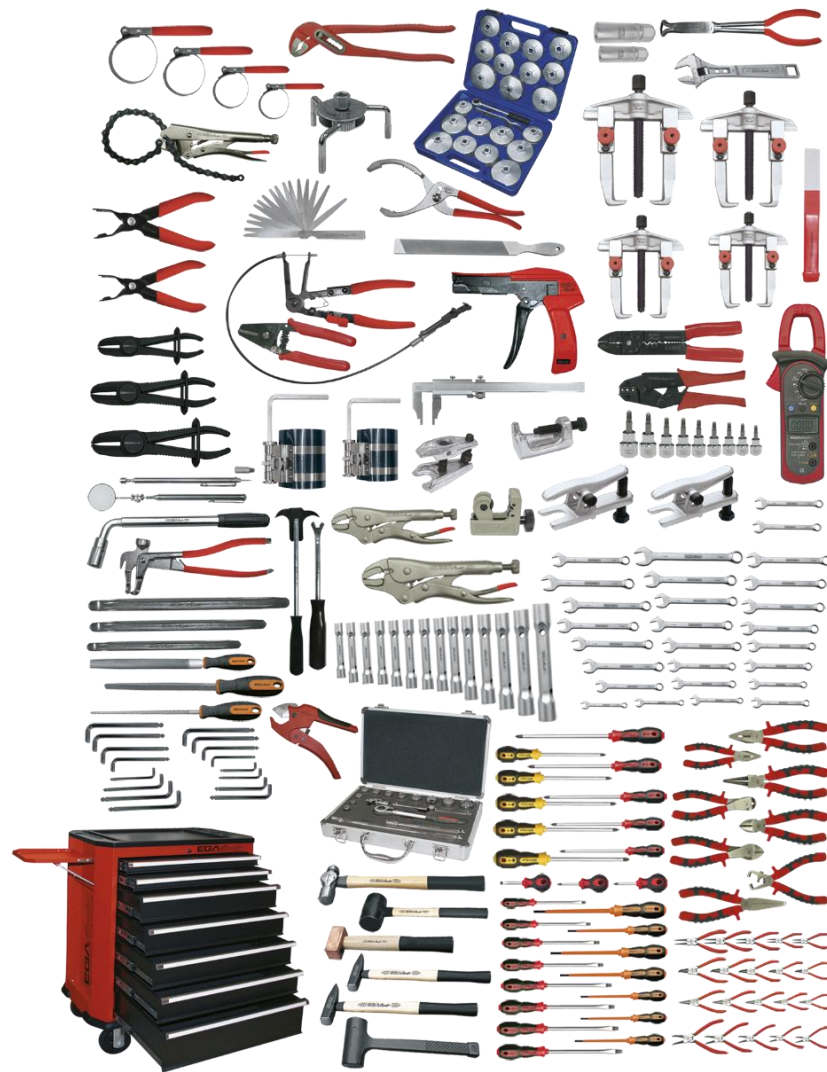
- 《计算机体系结构量化方法》等重要书籍以及全面转为研究对象RISC-V，全美国大学相关教程均逐步改为RISC-V授课，若干年后每一个电子工程系和计算机系毕业生都会熟稔RISC-V
- 加州大学伯克利分校，MIT等全世界一流大学在过去7界RISC-V研讨会上累计发表了70余项前沿研究工作
- 而工业界也逐渐在全面转向RISC-V, 这样从学校到产业可以做无缝对接



意味着后备人才储备丰富，人才的获取和培养成本低

## 特点三：为拥抱变化而生

**专用领域架构** (DSA, Domain Specific Architecture)逐渐成为趋势，其目标是提升计算的能效比。如何达成这个目标？其中一个核心思想是术业有专攻，在硬件领域便是**用专用硬件满足特定领域需求**，但和一般ASIC硬件化只解决单一问题不同，DSA是目标要满足的是一个领域的需求解决一类问题，因此能够满足灵活和专用性的折衷。RISC-V架构的一个显著特征便是开放的可扩展性便于实现DSA，具体体现在预留了指令编码空间和预定义的Custom指令，为拥抱未来的变化而生。



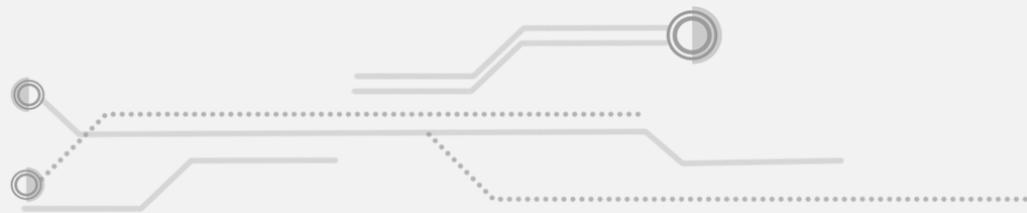
## 特点四：提升编程效率

通过基于RISC-V指令集的扩展机制，异构计算也可以具备统一的编程模型，提升程序员的编程效率，并方便代码维护



人类不需要那么多“指令集架构”，“指令集架构”终于得以标准化，终究提升全行业效率

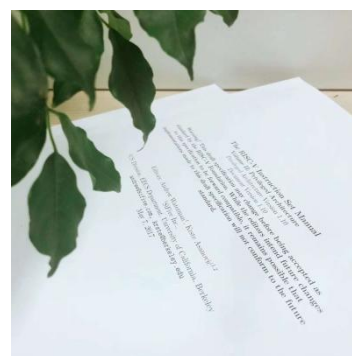
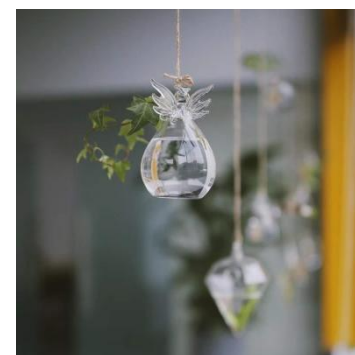
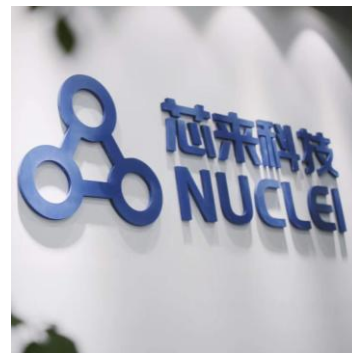
# 04 | 关于芯来科技





# 芯来科技

- 芯来科技 (Nuclei System Technology) 创立于2018年, 是国内少有专注RISC-V处理器研发, 掌握核心技术, 为客户提供处理器IP和相关解决方案, 为产业赋能的硬科技公司。
- 目前已经发布了面向AIoT的超低功耗产品线, 正在研发面向边缘计算的更高性能, 带矢量加速的更高性能的产品线。并积极和上下游合作伙伴一起共同拓展更加广阔的市场。
- 公司自成立以来发展迅猛, 在短短数月之内便完成了团队搭建、千万级天使轮融资、新产品研发交付等关键步骤。
- 芯来科技目前是RISC-V基金会银级会员, 中国RISC-V产业联盟CRVIC副理事长单位, 以及中国开放指令集生态 (RISC-V) 联盟CRVA会员单位。



# 中国RISC-V的先行者和布道者

我们一直用实际行动推动着RISC-V在国内的落地生根，通过**开源蜂鸟E203超低功耗处理器内核**，出版**第一本和第二本RISC-V中文书籍**，**运营公众号**和**持之以恒的分享**我们对RISC-V的热爱和专注，让本土越来越多的人了解并参与到RISC-V生态中来。



开源蜂鸟E203



出版国内第一本和第二本RISC-V书籍并输出到台湾



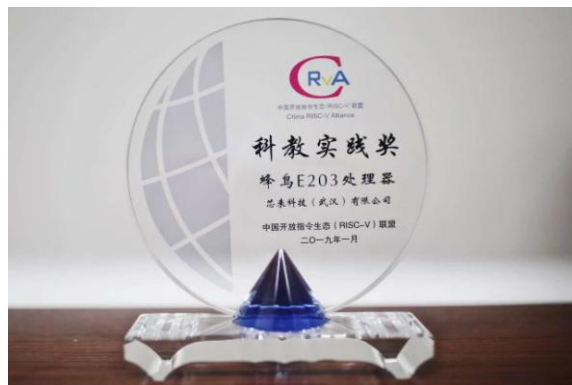
运营公众号普及相关知识



于本土持之以恒的分享与推动

# 在RISC-V社区具有广泛影响力

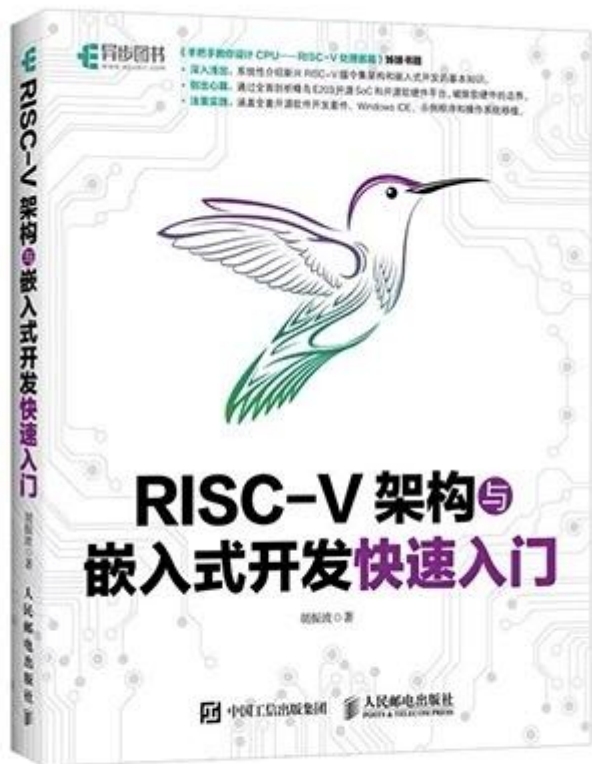
- 蜂鸟E203在基金会列的开源内核项目里被Fork数量排名第二，被Watch数量排名第三，被Star数量排名第四。被广泛的应用于教学，竞赛，企业对RISC-V进行评估，个人研究等目的。因为为国内RISC-V普及起到了重大的贡献，被CRVA联盟授予“科教实践奖”。
- 两本RISC-V中文书籍合计销售10,000本，在中国RISC-V社区几乎人手一本以上，因此第一次让处理器设计相关书籍变成了畅销书。



开源内核名称	Watch	Star	Fork
Rocket	182	975	415
PicoRV32	115	808	202
SweRV EH1	80	630	73
<b>蜂鸟 E203</b>	<b>131</b>	<b>627</b>	<b>258</b>
Freedom	133	578	141
VexRiscv	57	469	51
Ariane	38	412	65
BOOM	72	394	97
ORCA	41	207	46
SCR1	30	178	43
RI5CY	43	175	74
Roa Logic RV12	21	117	22
OPenV/mriscv	15	78	15
SERV	11	51	6
Minerva	9	44	1
Zero-Riscy	14	42	29
Riscy	10	36	7
ReonV	5	29	3
MR1	0	11	1
Reve-R	3	2	1
Shakti	NA	NA	NA

# RISC-V的中文嵌入式书籍

## 《RISC-V架构与嵌入式开发快速入门》



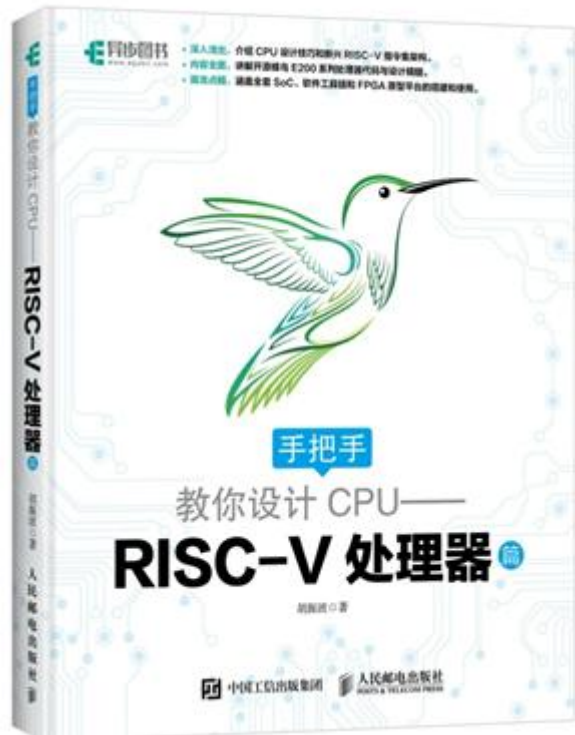
第 1 章	进入 32 位时代，谁能成为下一个 8051 .....	1
第 2 章	开源蜂鸟 E203 超低功耗 RISC-V Core 与 SoC .....	25
第 3 章	大道至简——RISC-V 架构之魂 .....	29
第 4 章	RISC-V 中断和异常 .....	43
第 5 章	开源蜂鸟 E203 MCU SoC 总体介绍 .....	59
第 6 章	开源蜂鸟 E203 MCU SoC 外设介绍 .....	78
第 7 章	开源蜂鸟 E203 MCU 开发板与调试器 .....	143

第 8 章	编译过程简介 .....	145
第 9 章	嵌入式开发特点与 RISC-V GCC 工具链 .....	158
第 10 章	RISC-V 汇编语言程序设计 .....	171
第 11 章	基于 HBird-E-SDK 平台的软件开发与运行 .....	188
第 12 章	开源蜂鸟 E203 MCU 的更多示例程序 .....	226
第 13 章	Windows IDE 集成开发调试环境 .....	245
第 14 章	开源蜂鸟 E203 MCU 开发板移植 RTOS .....	283
附录 A	RISC-V 架构指令集介绍 .....	287
附录 B	RISC-V 架构 CSR 寄存器介绍 .....	321
附录 C	RISC-V 架构的 PLIC 介绍 .....	331
附录 D	存储器模型背景介绍 .....	340
附录 E	存储器原子操作指令背景介绍 .....	345
附录 F	RISC-V 指令编码列表 .....	349
附录 G	RISC-V 伪指令列表 .....	353



# RISC-V的中文设计书籍

## 《手把手教你设计CPU——RISC-V处理器篇》



### 第一部分 CPU 与 RISC-V 综述

- 第 1 章 一文读懂 CPU 之三生三世.....2
- 第 2 章 大道至简——RISC-V 架构之魂.....29
- 第 3 章 乱花渐欲迷人眼——盘点 RISC-V 商业版本与开源版本.....46
- 第 4 章 开源 RISC-V——蜂鸟 E200 系列超低功耗 Core & SoC.....54

### 第三部分 使用 Verilog 进行仿真和在 FPGA SoC 原型上运行软件

- 第 17 章 冒个烟先——运行 Verilog 仿真测试.....292
- 第 18 章 套上壳子上路——实现 SoC 和 FPGA 原型.....302
- 第 19 章 画龙点睛——运行和调试软件示例.....321
- 第 20 章 是骡子是马？拉出来遛遛——运行跑分程序.....332

### 附录部分 RISC-V 架构详述

- 附录 A RISC-V 架构指令集介绍.....342
- 附录 B RISC-V 架构 CSR 寄存器介绍.....374
- 附录 C RISC-V 架构的 PLIC 介绍.....384
- 附录 D 存储器模型背景介绍.....392
- 附录 E 存储器原子操作指令背景介绍.....397
- 附录 F RISC-V 指令编码列表.....400
- 附录 G RISC-V 伪指令列表.....404

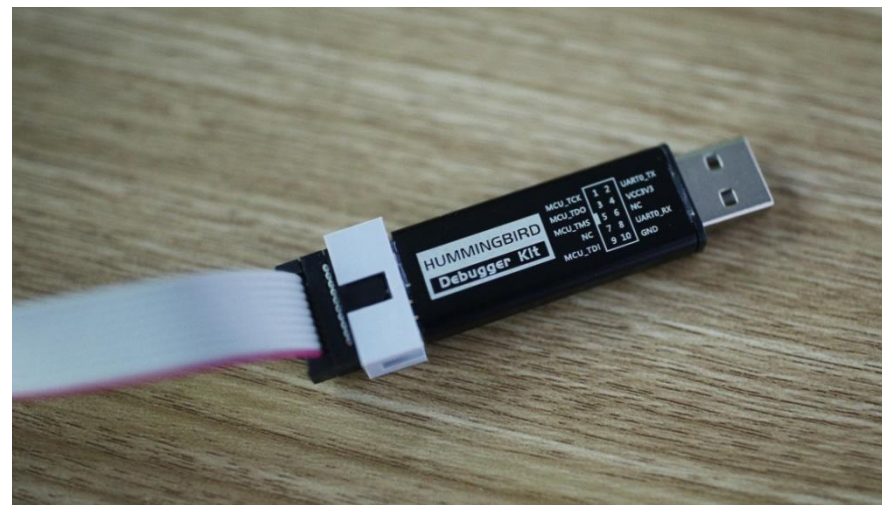
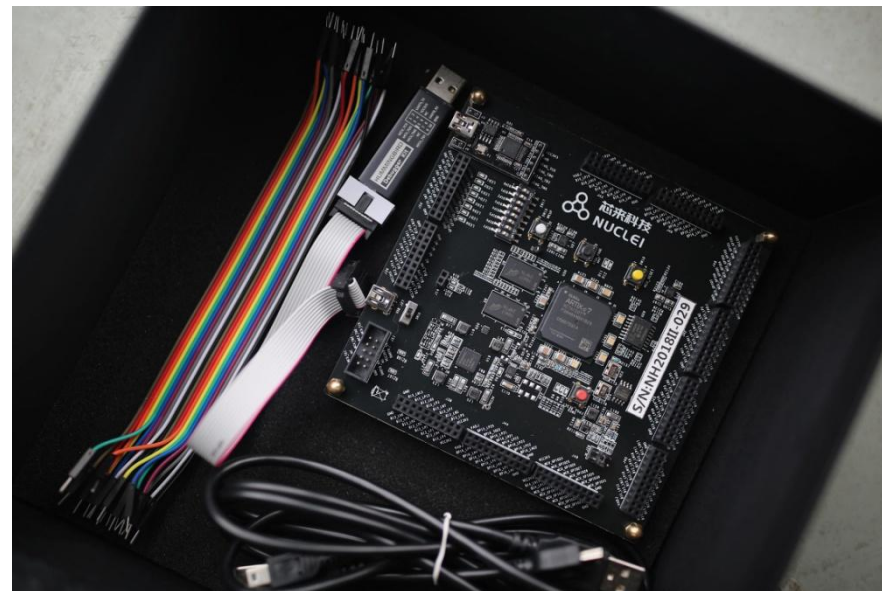
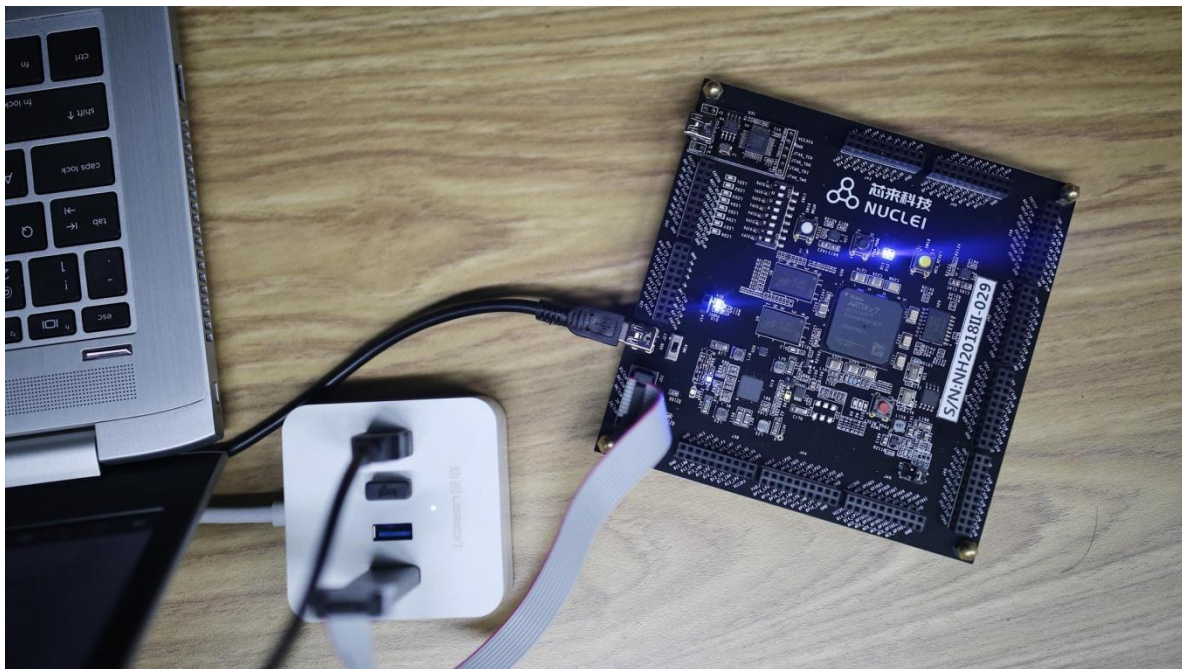
### 第二部分 手把手教你使用 Verilog 设计 CPU

- 第 5 章 先见森林,后观树木——蜂鸟 E200 设计总览和顶层介绍.....65
- 第 6 章 流水线不是流水账——蜂鸟 E200 流水线介绍.....78
- 第 7 章 万事开头难吗——一切从取指令开始.....88
- 第 8 章 一鼓作气,执行力是关键——执行.....117
- 第 9 章 善始者实繁,克终者盖寡——交付.....161
- 第 10 章 让子弹飞一会儿——写回.....170
- 第 11 章 哈弗还是比亚迪——存储器架构.....178
- 第 12 章 黑盒子的窗口——总线接口单元 BIU.....203
- 第 13 章 不得不说的故事——中断和异常.....217
- 第 14 章 最不起眼的,其实是最难的——调试机制.....246
- 第 15 章 动如脱兔,静若处子——低功耗的诀窍.....260
- 第 16 章 工欲善其事,必先利其器——RISC-V 可扩展协处理器.....276

# 专用FPGA开发板和调试器

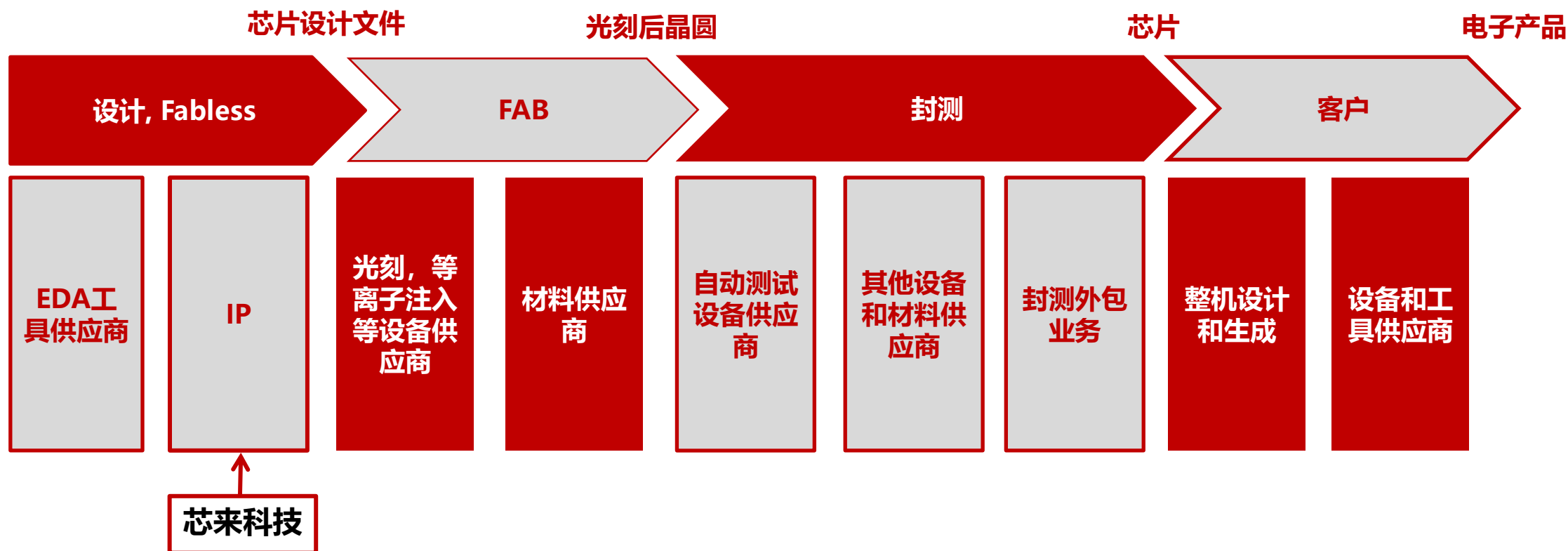
为了便于初学者能够快速的学习RISC-V CPU设计和RISC-V嵌入式开发，蜂鸟E203开源项目为MCU原型SoC定制了：

- 基于FPGA的专用学习开发板



# 产业定位

芯来科技当前定位是一家RISC-V处理器IP公司，作为IP位公司于集成电路产业链的最上游。目前国内半导体产业实力不弱但发展不均衡，即SoC设计能力和强，但IP即硅知识产权和工艺两头弱的格局(SoC设计的过程类似攒机，IP提供了攒机的各种关键零部件，包括处理器，存储，总线和接口等)。





# 产品策略

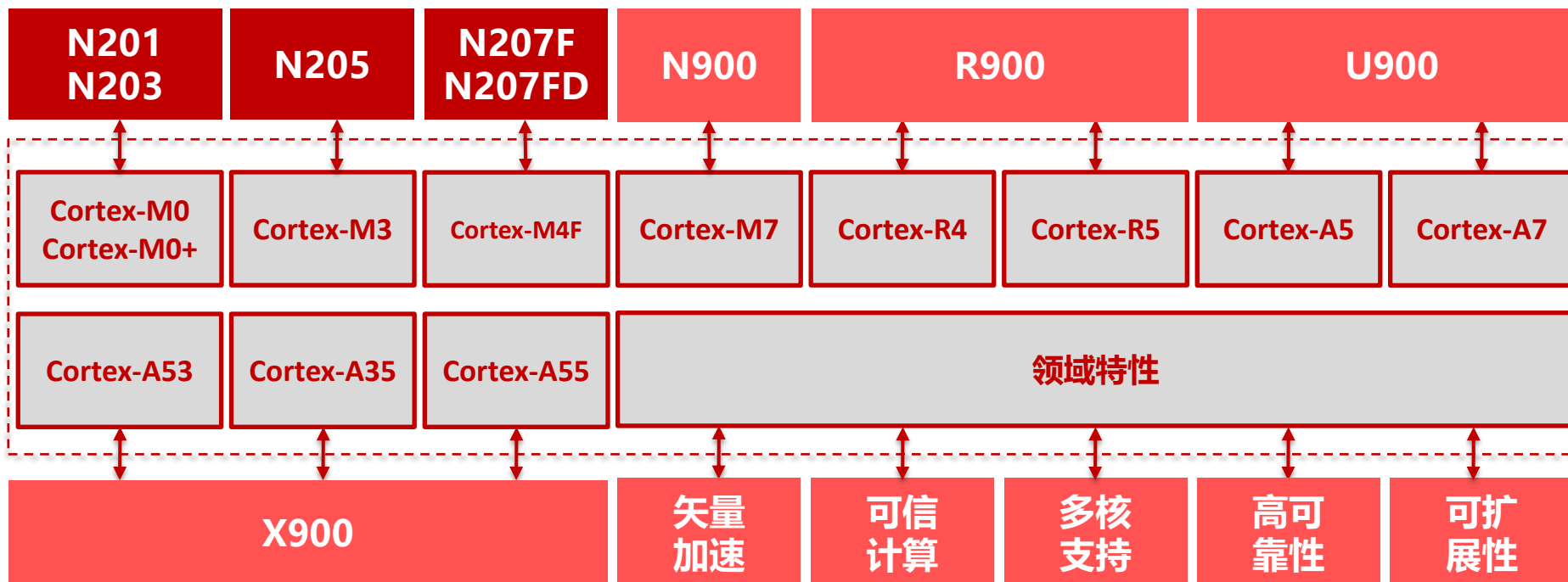
芯来科技**短期目标**是专注于基于RISC-V指令集的**面向IoT的超低功耗处理器**和**边缘计算处理器**。**中期目标**会一方面优化和增强现有处理器产品线的质量和特性，加大软件研发的力度提升配套工具链质量给客户更多参考解决方案，并开始下一代更高性能处理器预研。**长期目标**是有节奏的研发覆盖不同市场区间的处理器产品线, 给客户提供更多的选择，并不断优化服务速度和质量提升客户体验。





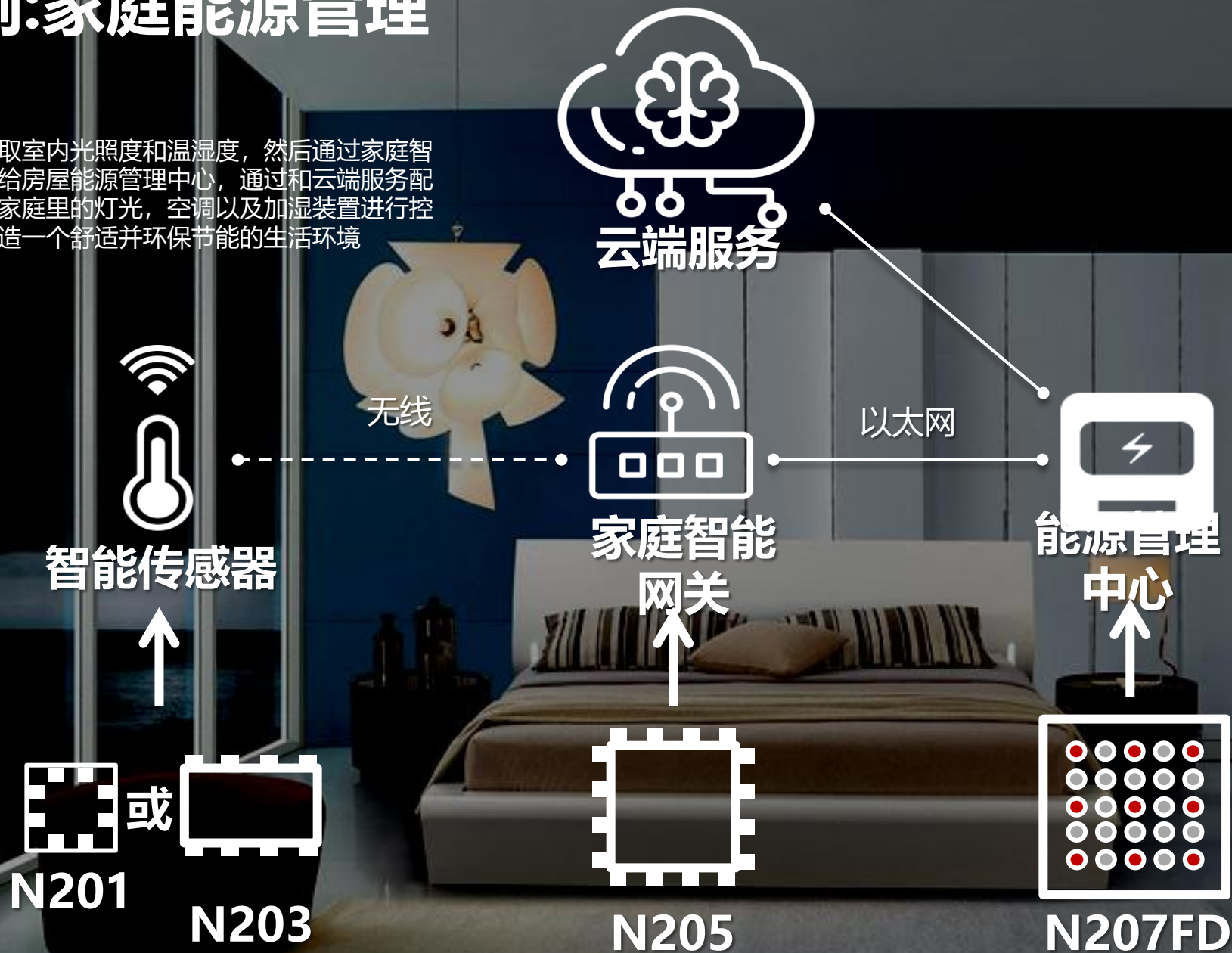
# 产品列表

- 公司已推出**N200系列**和**以及和台湾晶芯科技合作开发的N22/D22系列超低功耗处理器**并完成知名SoC和MCU客户量产芯片导入。
- 目前正在研发更高性能的处理器产品，其中**N900系列32位处理器**在功耗和性能上具有极佳的平衡性面向民用边缘计算领域，**R900系列32位处理器**面向高可靠性和实时控制领域，**U900系列32位和UX900系列64位处理器**，配合多核支持，矢量加速，以及可扩展特性，以及对Linux的支持，主要面向5G和数据中心网络通讯领域，以及媒体处，嵌入式AI等。以处理器为平台，和客户深度合作，从客户业务需求出发提供处理器定制服务。



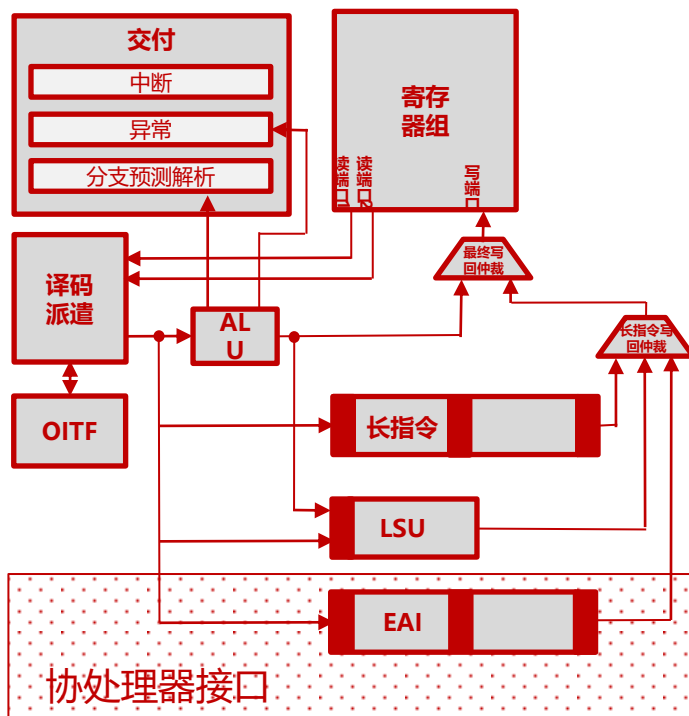
# 应用案例:家庭能源管理

通过智能传感器获取室内光照度和温湿度，然后通过家庭智能网关把数据传递给房屋能源管理中心，通过和云端服务配合然后获得反馈对家庭里的灯光，空调以及加湿装置进行控制来为房屋主任创造一个舒适并环保节能的生活环境

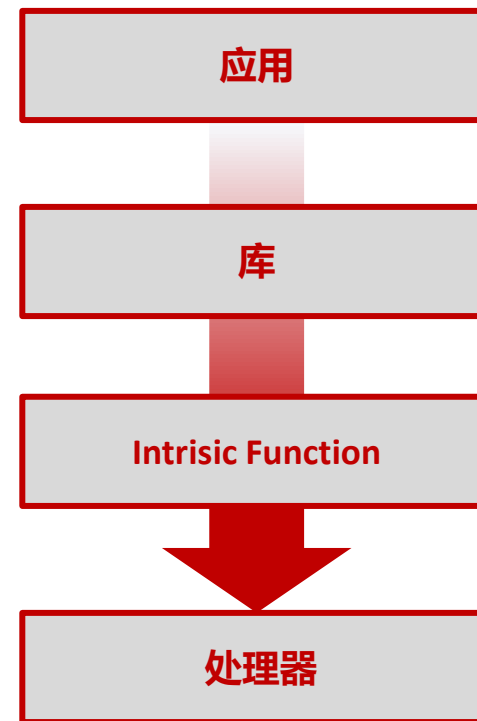


# 芯来指令扩展方案NICE

芯来指令扩展方案**NICE**(**N**uclei **I**nstruction **C**o-unit **E**xtension)为客户提供便捷的机制进行指令扩展。



**硬件层面**，芯来科技提供的的协处理单元扩展机制EAI(Extension Accelerator Interface)即扩展加速器接口借鉴了开源RISC-V处理器Rocket Core的协处理器接口RoCC(Rocket Custom Coprocessor)



**软件层面**，软件在使用扩展指令的时候和ARM的CMSIS类似，以Intrinsic Function的形式对扩展的汇编指令进行封装，用户把和Intrinsic Function相关的函数可以以库的形式提供给应用，应用调用库函数。

公司愿景



掌握处理器核心技术，  
成为RISC-V处理器IP的领导者，赋能产业变革

[www.nucleisys.com](http://www.nucleisys.com)