

2013嵌入式嵌入式系统联谊会

嵌入式系统应用教师如何适应**ARM**  
走向主流 **MCU** 的大趋势？

2013. 11. 23.

邵贝贝 [bbshao@tsinghua.edu.cn](mailto:bbshao@tsinghua.edu.cn)



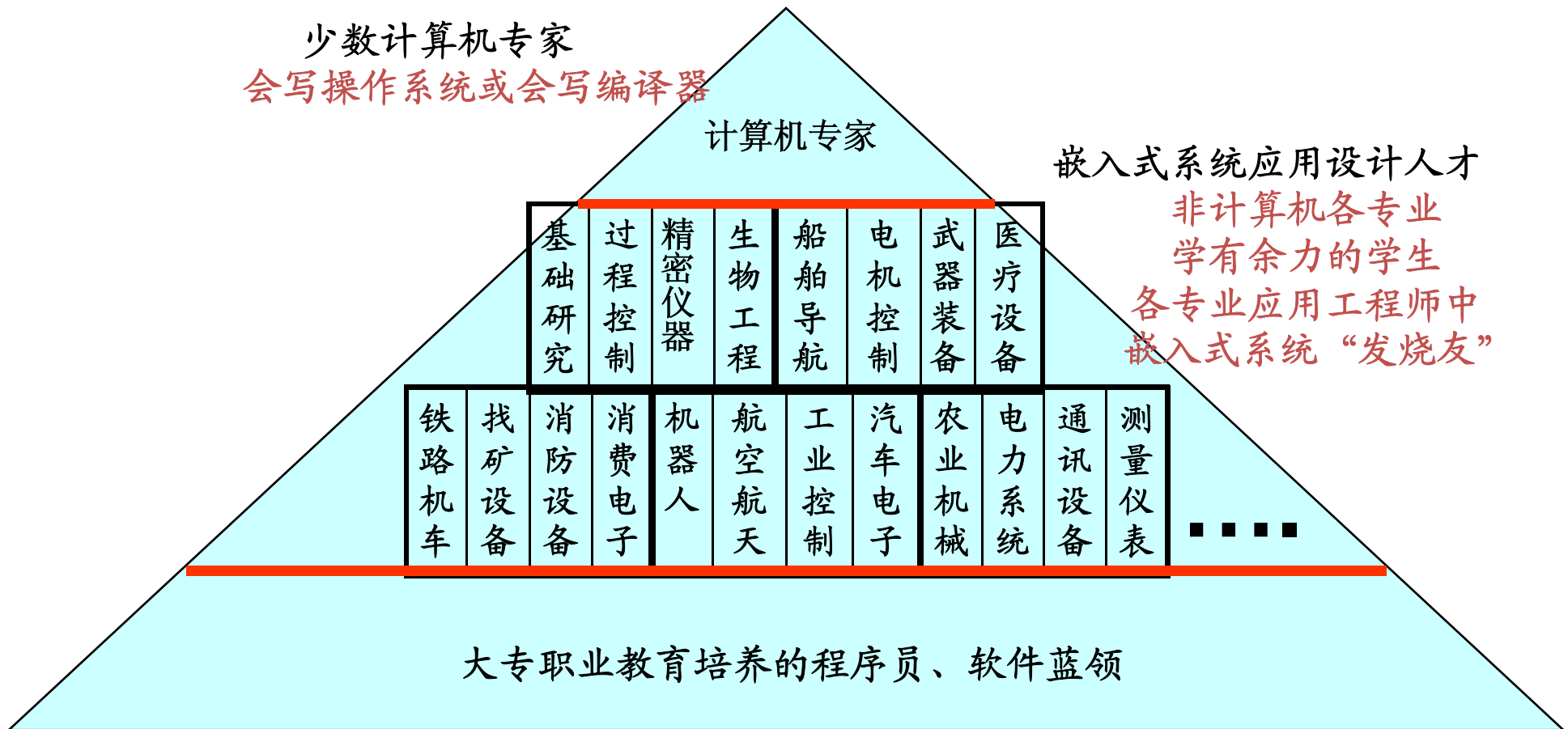
嵌入式系统联谊会  
[www.esbf.org.cn](http://www.esbf.org.cn)

# 嵌入式课程特点与内容基点

- 嵌入式系统不是一个学科
  - 依附于相关应用领域，嵌入到所有学科
  - 本科毕业生: 1门专业+2门工具 (英语+计算机)
- 嵌入式课程在CE, CS 自下而上体系结构的中间位置
  - 内容基点在硬件和软件的结合点上 (从点亮一支LED开始)
- 嵌入式课程的特点
  - 内容多、发展更新快，需终身学习
  - 课内学时少，有兴趣的学生会投入大量课余时间
  - 实践环节门槛低，有教育部关于加强实践环节，弥补传统课堂教学短板的政策支持



# 嵌入式教学要面向人才需求与就业市场



少数计算机专家  
会写操作系统或会写编译器

计算机专家

嵌入式系统应用设计人才

非计算机各专业  
学有余力的学生  
各专业应用工程师中  
嵌入式系统“发烧友”

大专职业教育培养的程序员、软件蓝领

多在某操作系统或专用软件工具下  
开发软件，并不需要知道CPU是什么

# 嵌入式应用教学的历史回顾

- 当前形势令人想起30年前的IBM-PC.....

- “微机原理”和8051单片机.....

- 十余年前年ARM优势已得到全面认可

- 优势首先体现于生产方式方面的创新 →

- 技术优势是RISC

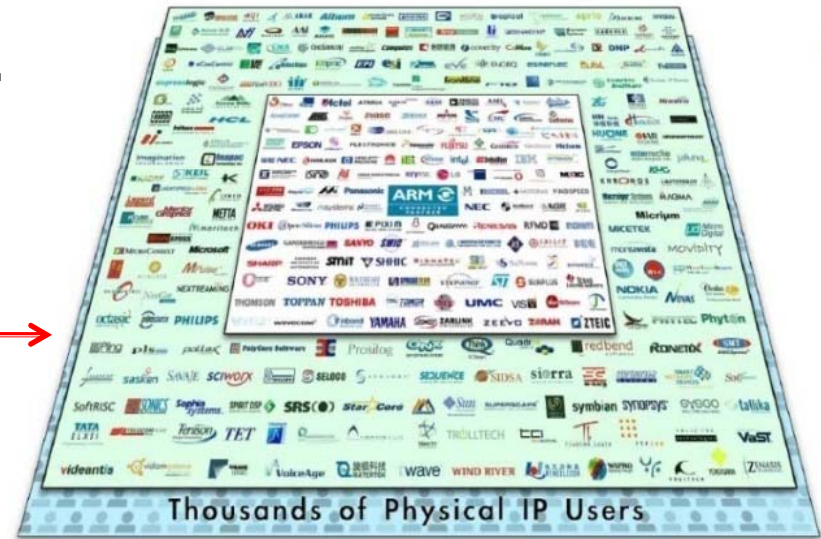
- 那时的ARM过于复杂，是RISC+CISC，

- 不是为MCU设计的，很难对本科生讲清楚，不适用于基础教学，ARM+Linux引入教学之痛记忆有新.....

- 2010年出现Cortex M4（CPU+DSP），仍过于复杂，不宜基础教学

- 推荐学生“自上而下”学习，2011年全国大学生车模竞赛中竟有26%的学生自学使用了Cortex M4,说明学生很积极

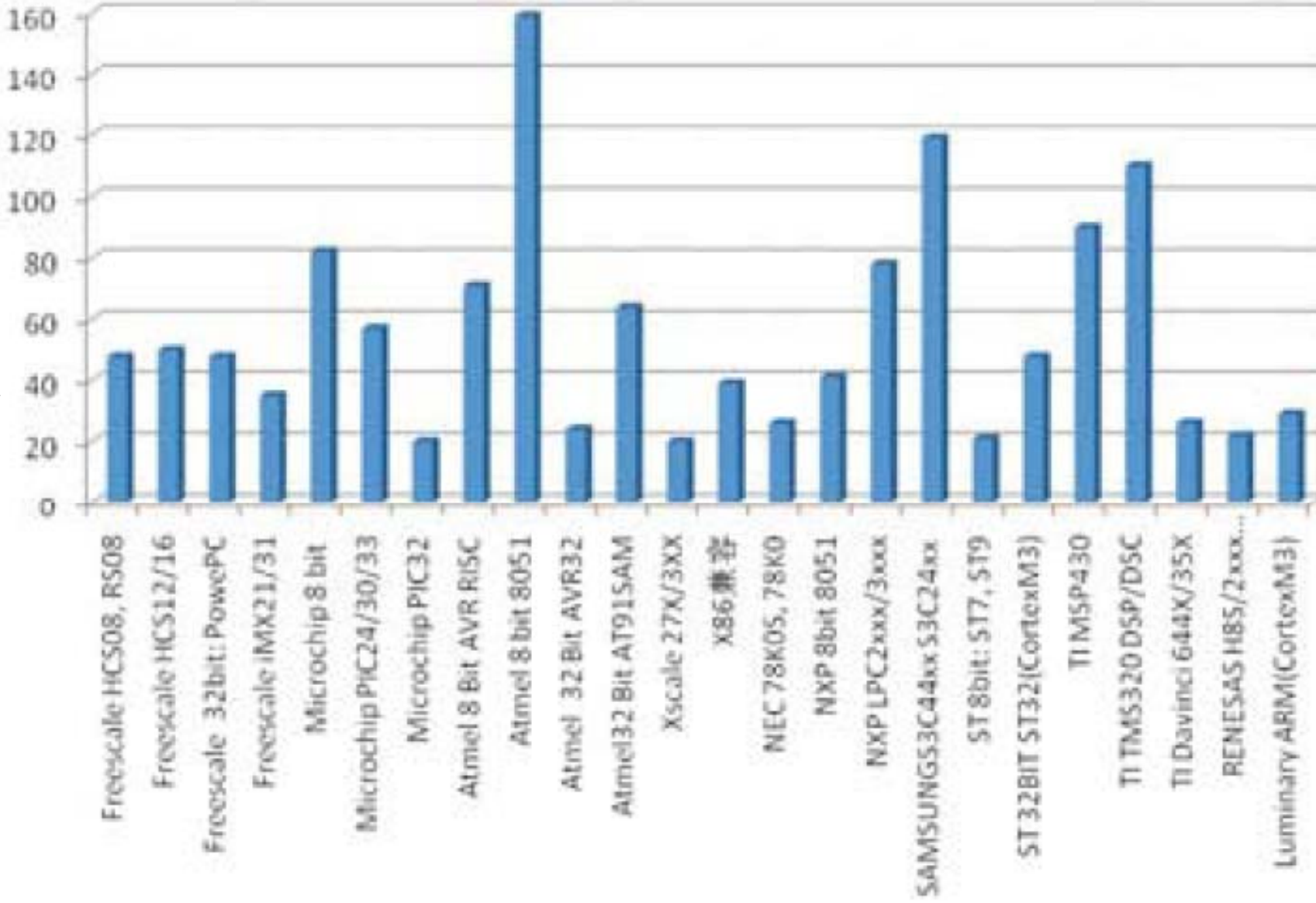
- Cortex M0+是面向8/16位MCU最简单的RISC，和中高端代码兼容、开发平台一致，容易讲清楚，可满足入门基础知识需求，适合替代8051等8/16位MCU，使将ARM引入本科教学的时机成熟



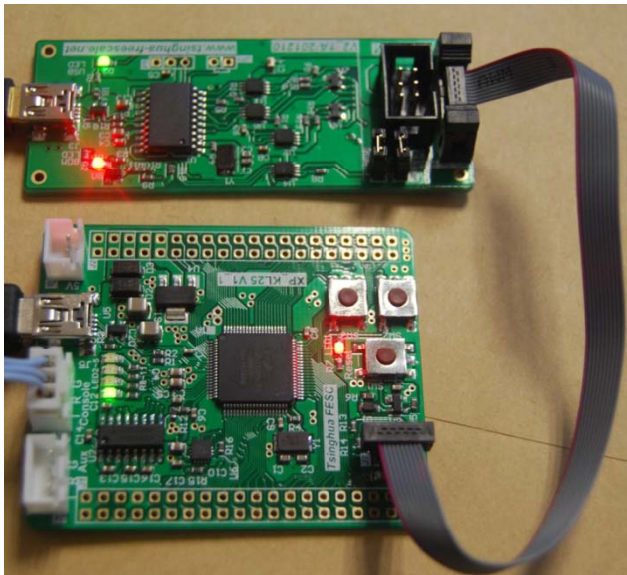
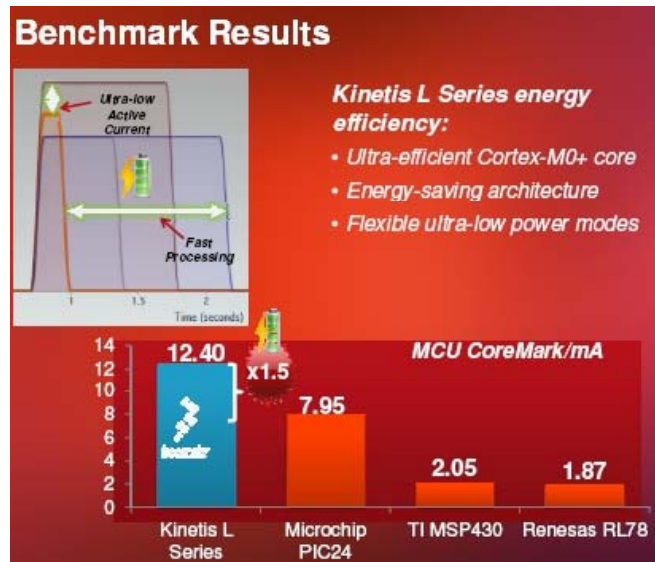
# 2008年中国嵌入式工程师使用的MCU/CPU类型

如今，所有图中列出的公司都在生产ARM!

色彩斑斓的单片机世界正走向主流**ARM**平台

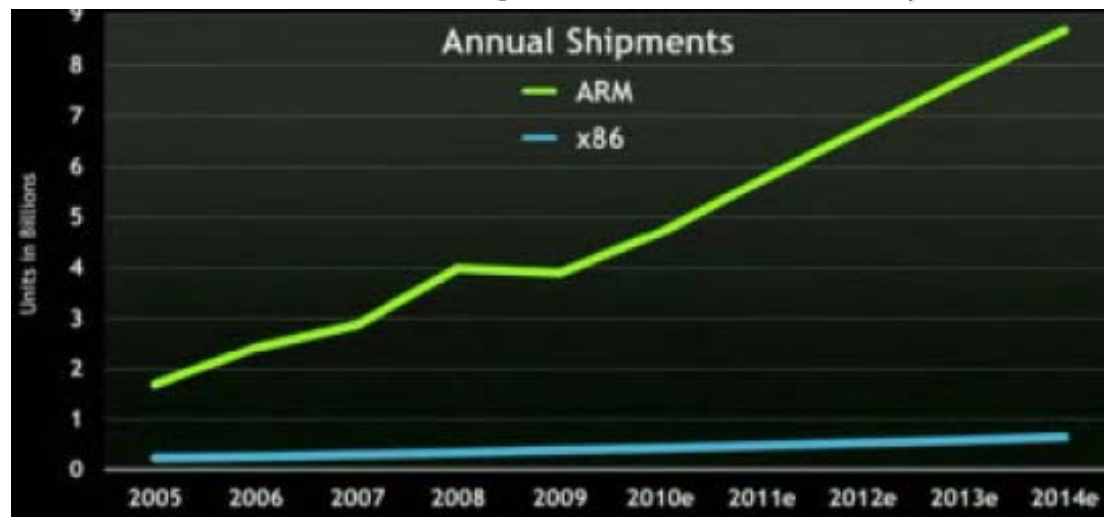
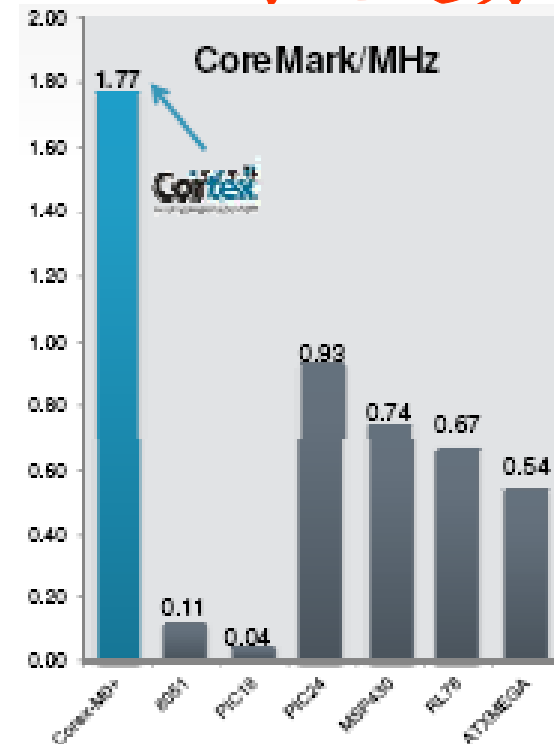


# 嵌入式应用中ARM 替代8/16位CISC的大趋势



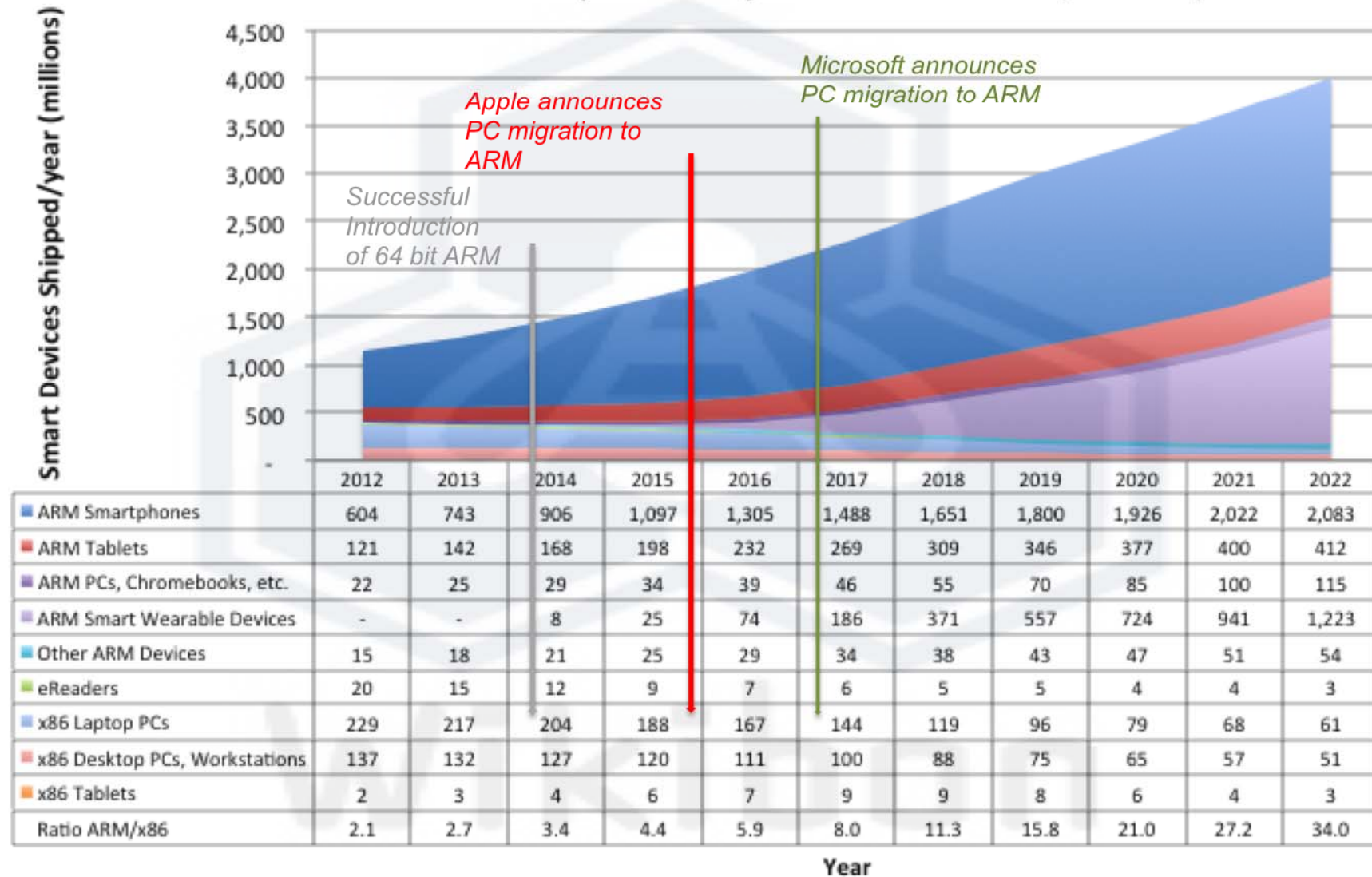
去年会上赠送M0+单片机开发套件  
如今已经有教师尝试开课

M0到M0+:  
简化流水线, 提高性能降功耗:  
(CoreMark/MHz)  
M0+: 1.77  
M0: 1.62  
功耗:  
M0+: 9μA/MHz  
M0: 12μA/MHz  
门数: 1.5万  
增加:  
系统态/任务态  
接轨RTOS



# Wikibon 对今后10年的预测

Wikibon Smart Device Shipment Projections 2013-2022 (millions)



Source: Wikibon 2013, IDC & Gartner 2012 shipments & Wikibon 2013-2022 projections. Assumption: Apple & Microsoft migrate to successful 64-bit ARM.

# 低端ARM替代8/16位MCU已成定局

## 高端ARM已开始进入云计算领域

- 低端ARM替代8/16位MCU已成定局，高端ARM已经开始进入云计算领域
- 2014会有基于64bARM服务器推出，能耗和空间将降低到目前一流服务器的十分之一，成本降低50%



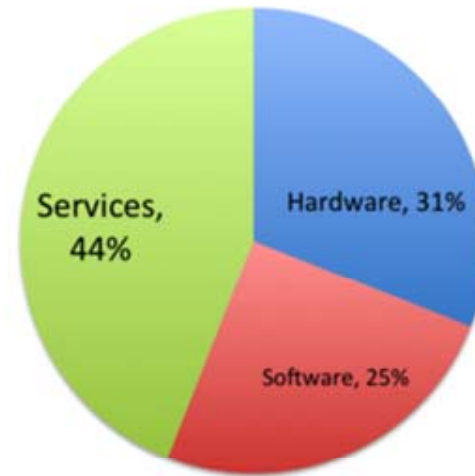
服务器产品目前已有:

**ARM Cortex A9 1.4 GHz, 4核**  
**4 GB x 48 = 192 GB RAM**  
**192 个ARM 内核, 功耗300 Watt**

高端ARM: Cortex A15,A53,A57...

2011 Big Data Factory Revenue by Type

Total 2011 Big Data Factory Revenue: \$5.4 billion



可大致反映  
IT就业比例

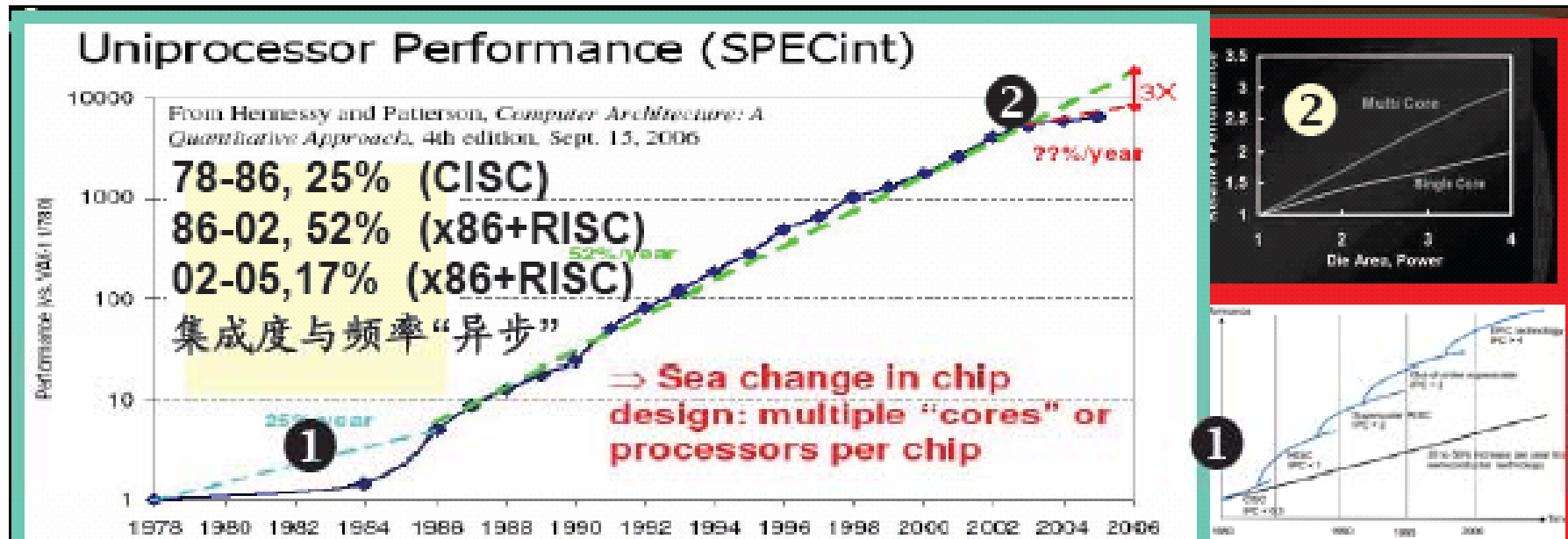


CTOCIO.com  
嵌入式系统联谊会  
[www.esbf.org.cn](http://www.esbf.org.cn)



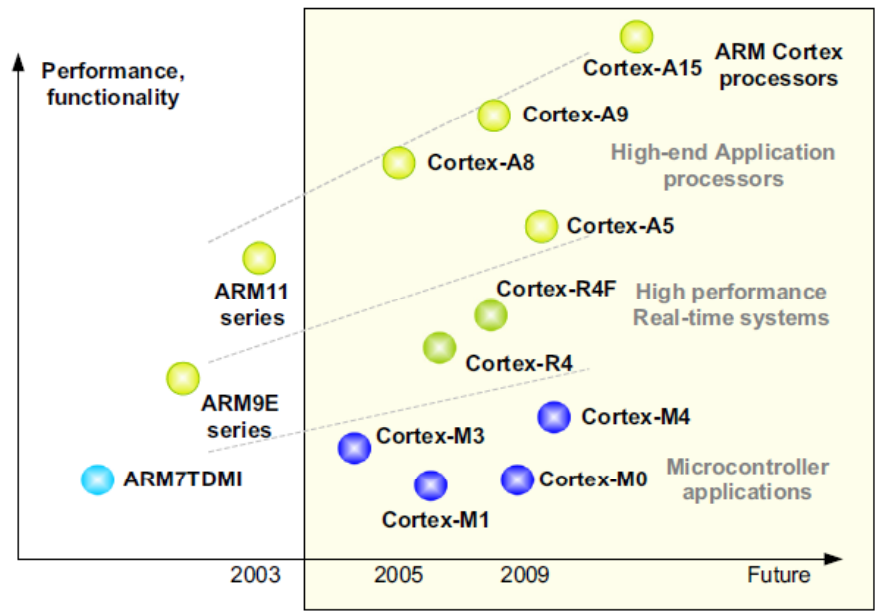
# RISC 技术与摩尔定律

- 摩尔1965年: 芯片中的晶体管数量和性能每隔18个月翻倍。每一美元所能买到的电脑性能将每隔18个月翻两倍
  - 1965年, 片上的晶体管约60个, 2008年英特尔tanium芯片上有17亿个硅晶体管
- 对RISC的认识较摩尔晚20年, 指令复杂了速度就上不去了
- RISC技术起初多用于工作站如PowrPC、MIPS等32位CPU
- 8/16位MCU的CPU 多为CISC技术, 替代 8/16位, 精简到最简的/M0+是典型的RISC结构CPU, 基于CSIC的教学转向RISC时机已经成熟
- 功耗: M0/M0+:门数1.5万门, 性能相当于80486:118万门

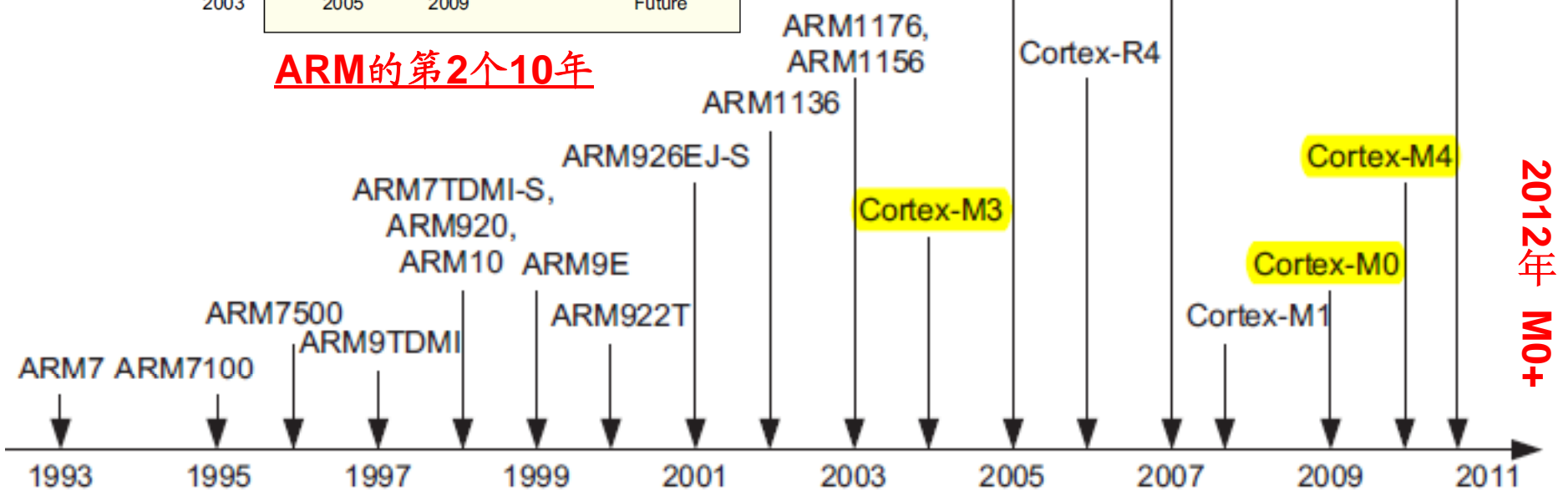


# ARM发展的2个10年

从ARM7、ARM9、ARM11到ARM Cortex M系列CPU 专门面向MCU

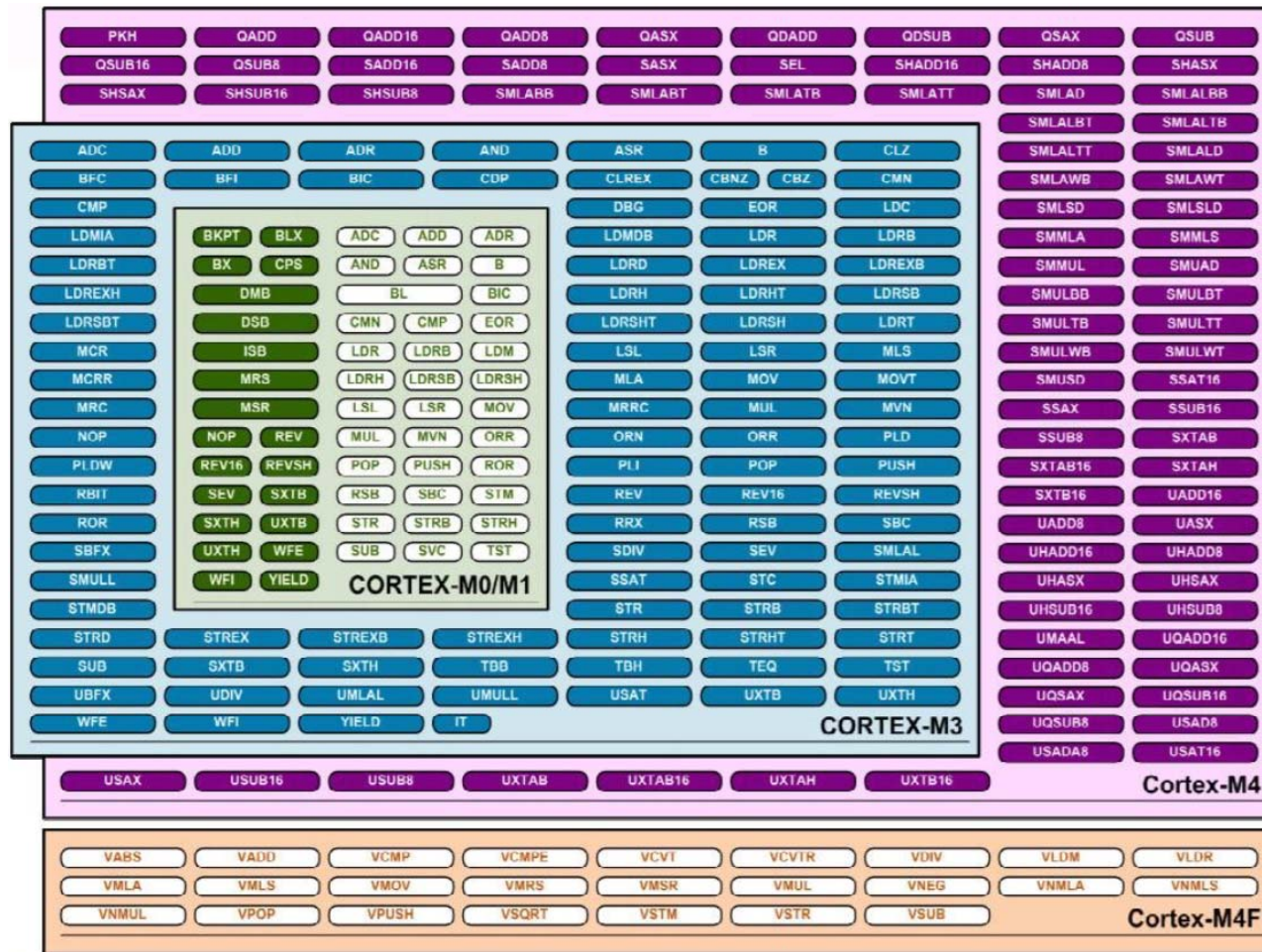


## ARM的第2个10年



ARM专注设计CPU,出售IP让各半导体公司生产各自的MCU。大幅提高了劳动生产率降低了成本,统一了开发平台提高了产品开发效率。各MCU厂商购都买了ARM CPU,替代原有MCU核,8051等8/16位MCU陆续停产,单片机教学转向ARM是大势所趋,与后PC内核兼容

# Cortex-M0/M0+ 指令集简单、兼容中(高)端ARM



- Cortex-M0/M0+ RTOS教学应使用 -  $\mu$ C/OS-II (与原8/16位 MCU 教学所用一致)
- Cortex-M3/M4 RTOS教学应使用 -  $\mu$ C/OS-III (有硬件算法指令,无需原软件算法)



# M0/M0+指令层的 56 条汇编指令

## 50条 16位 Thumb 指令:

ADC	ADD	ADR	AND	ASR	B	BIC	BLX	(BKPT)	BX
CMN	CMP	CPS	EOR	LDM	LDR	LDRH	LDRSH	LDRB	LDRSB
LSL	LSR	MOV	MVN	MUL	NOP	ORR	POP	PUSH	REV
REV16	REVSH	ROR	RSB	SBC	(SEV)	STM	STR	STRH	STRB
SUB	SVC	SXTB	SXTH	TST	UXTB	UXTH	(WFE)	WFI	(YIELD)

## 6条 32 位 Thumb2指令:

BL (DSB) (DMB) (ISB) MRS MSR

- 写汇编用到的: ~ 37条, 助记符好记、易看懂, 1~2节课可讲清楚
- 重点是指令实时性保证, 指令执行时间、中断延迟等C无法解决的问题
- 要求: 从看懂调试代码到优化关键代码
- 虽然应用开发可100%用C, 自上而下学习, 深入到指令层才能理解什么是RISC
- 开课困难一定不少: 课时、教材.....建议先试开小班, 与学生共同学习



# 如何完成从CISC到RISC的转换？

- 观念与方法
  - 兴趣选修、课外为主、自上而下、先会玩、后深入
  - 重在入门和能力、方法训练，打下深入自学复杂ARM的能力基础
  - 深入到什么程度因专业、因人而异，对教师提出了更高的要求
- 硬件实验部分可与8位的MCU课程基本一致，可继承
  - 从逻辑电路到ALU原理
  - 基本实验：串口/并口AD/定时/中断 PCB/电源/时钟，以C为主
- 理解RISC—概念上区别于CISC，例如：
  - 寻址方式，CISC是重点，而RISC其实没有什么寻址方式可言
  - 伪指令、RTOS相关指令.....
  - 编译器提供的组合指令.....
  - CMSIS—硬件相关C语言的实质.....
  - 若仅仅停留在100%C语言开发上无异于ARM+Linux平台的教训
  - 深入到时序、硬件、指令执行时间，尽管只有部分学生能做到



# 教学转向ARM的资源优势与难点?

- 积极因素:
  - 兼容高端的主流CPU与学生将来就业接轨, 学生会非常积极
  - 政策支持: 教育部“卓越工程师”计划
  - 实验设备优势: 廉价口袋实验设备和标准开发平台IDE
  - 课程特色: 自下而上课程体系与自上而下课程体系互补
- 困难:
  - RISC毕竟比8/16CSIC复杂很多
  - 实践为主、讲课为辅, 自上而下的的学习方式对教师提出高要求
  - 教师需要深层次学习
  - 缺乏教材: MCU、ARM的原文手册很难看懂, 且错误较多
- 对策:
  - 加强对教师的培训
  - 加强教材建设, 含出版物和网络教材建设
  - 半导体厂商的合作与支持



# “口袋”实验室

教学软件: **CodeWarrior (GCC)**  
**KIEL**  
**IAR**



**Kinetis K20 (ARM Cortex M4)**



**Kinetis KL25 (ARM Cortex M0+)**



**Freescale 9S12XS128**



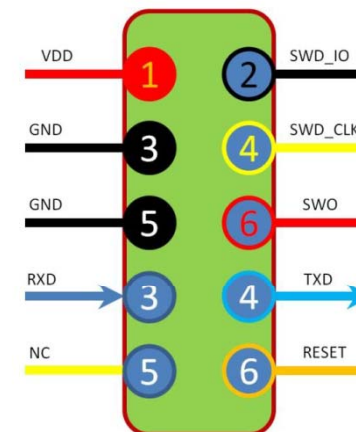
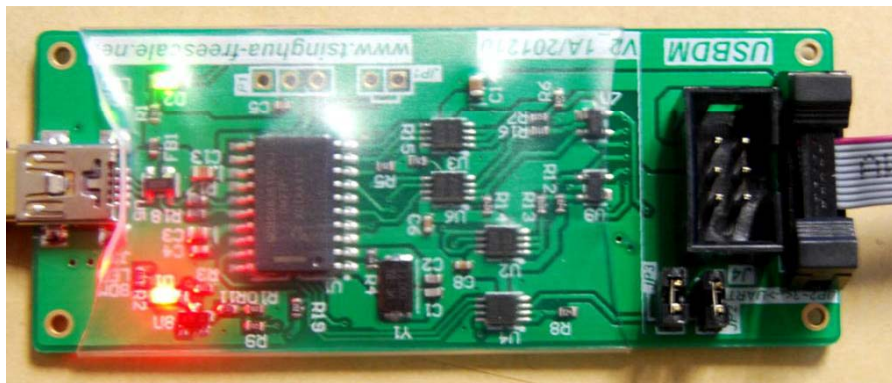
嵌入式系统联谊会  
[www.esbf.org.cn](http://www.esbf.org.cn)

# Cortex-M 的调试

关于SWD和JTAG的对比，在很多公司的文档中都有详细描述。总体来讲，SWD是新的趋势，SWD比JTAG速度更快，引脚数目更少（2根），更适合引脚较少的单片机。

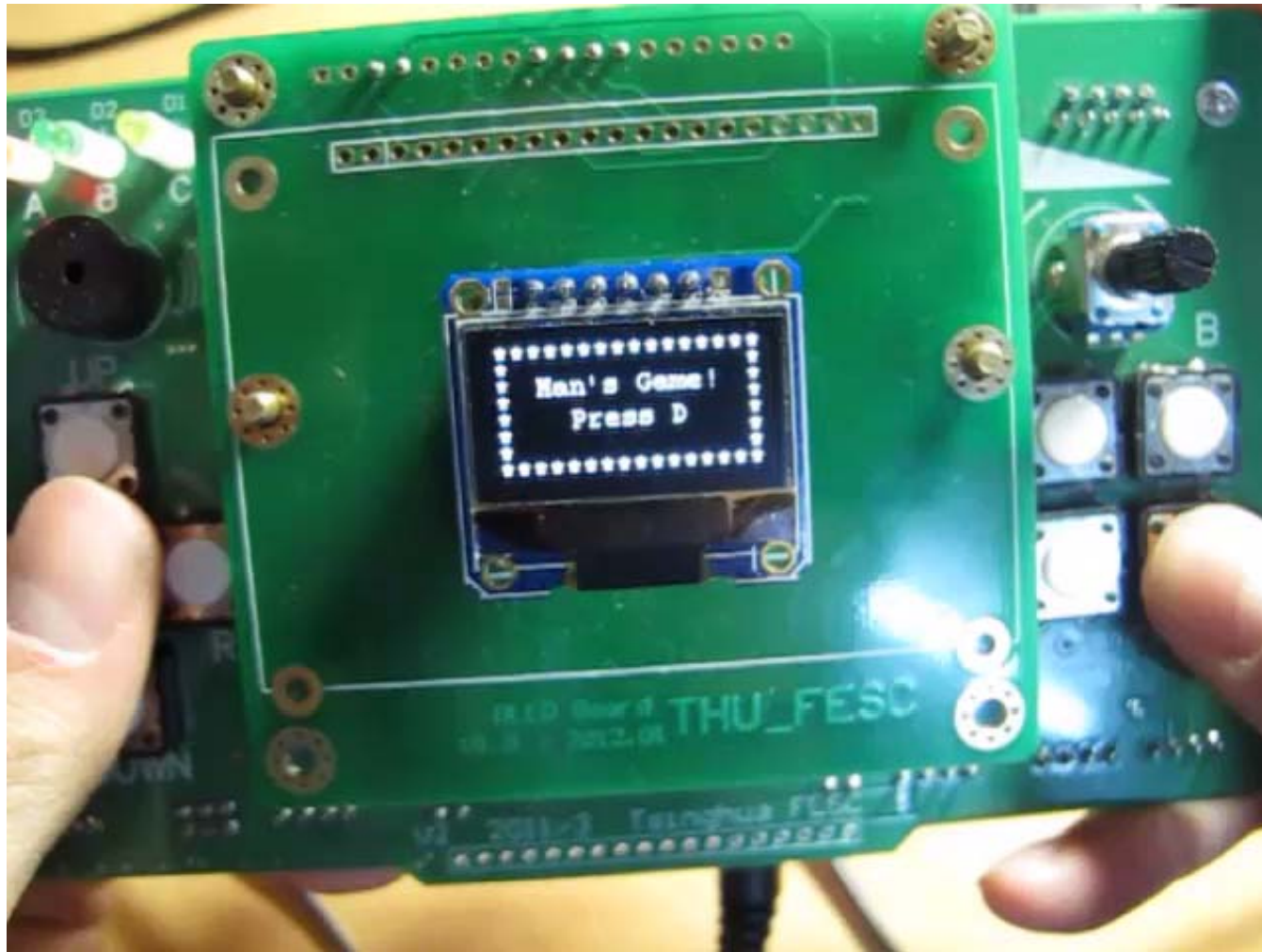
Component	ITM	ETM	JTAG	SWD	SWO
Features	<i>printf</i> msg	instr trace	test/ debug	debug	msg
Transfer Speed <sup>a</sup>	—	—	640 KBps	1,500 KBps	—
Pins Needed	1 (SWO)	4	5	2 <sup>b</sup>	1 <sup>b</sup>

USBDM目前通过BDM接口支持S08, S12, ColdFire V1的调试，通过SWD接口支持Kinetis K和Kinetis KL系列处理器的调试。





# 学生作品 (by CYC)



# 问题与讨论



嵌入式系统联谊会  
[www.esbf.org.cn](http://www.esbf.org.cn)