



京微雅格
Capital Microelectronics



嵌入式系统联谊会
www.esbf.org.cn

国产FPGA的创新之路

--融合FPGA与CPU技术的可配置应用平台

京微雅格业务发展部总监：王海力博士

2012年11月

www.capital-micro.com

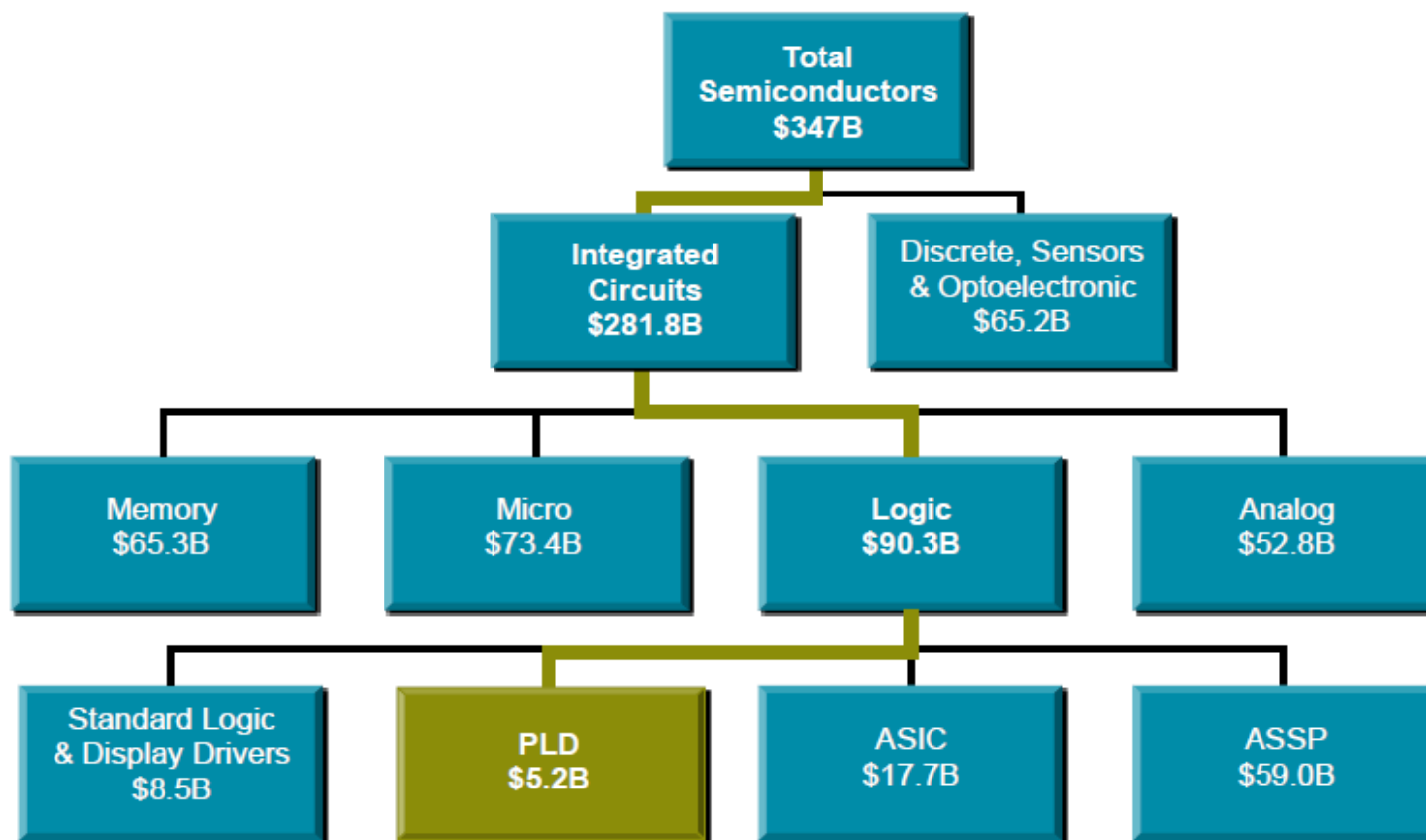
Capital Microelectronics

自我介绍

- ◆ 清华大学计算机专业博士，曾发表**20**余篇**EDA**相关学术论文，并两次获得最佳会议论文奖（其中包括第一届嵌入式软件与系统国际会议获得最佳论文奖，**ICESS-04**）
 - 曾多次参与国家**863**、**973**、自然科学基金等重大科研项目攻关
 - 现担任多家国际、国内相关杂志的审稿人（国际**Integration**, the **VLSI Journal**和**EURASIP Journal on Embedded Systems**; 国内计算机辅助设计与图形学学报）
- ◆ 2005年加入雅格罗技（京微雅格），先后担任公司高级软件经理、技术/项目主管、业务发展部总监等重要职务，多次去美国、加拿大与顶尖团队进行**FPGA**关键技术攻关；拥有**6**项**FPGA**相关专利（软件、架构与系统）
- ◆ 拥有**10**余年**EDA**开发经验，**7**年以上商业化**FPGA**大型项目管理与开发经验；作为公司首批核心骨干成功研发了公司第一代、第二代产品，同时带领北京软件团队和美国、印度团队合作开发面向高端**FPGA**产品的软件工具
- ◆ 曾多次作为项目/课题总负责人和主要技术负责人，参与国家/政府的项目攻关
 - 北京市科委项目“**SOC**设计服务关键技术-**CSOC**芯片系统以及**IC**设计服务平台”：2006.9-2008.12
 - 北京市中关村产业发展专项项目“硬件可编程可重构**CSoC**芯片技术重大产业化”：2006.7-2008.12
 - 国家自然科学基金资助项目“现场以及掩膜可编程门阵列相结合的可重构**SOC**芯片架构和关键技术”：2005.9-2008.12（与清华大学合作）
 - 国家科技部项目“一种安全可靠可移植的**CSoC**芯片系统”：2009.6-2011.6
 - 作为项目总负责人承担“十二五”国家科技重大专项核高基专项中“单片可编程逻辑器件的批量应用”课题：2013.1-2014.12

可编程逻辑器件的全球市场容量

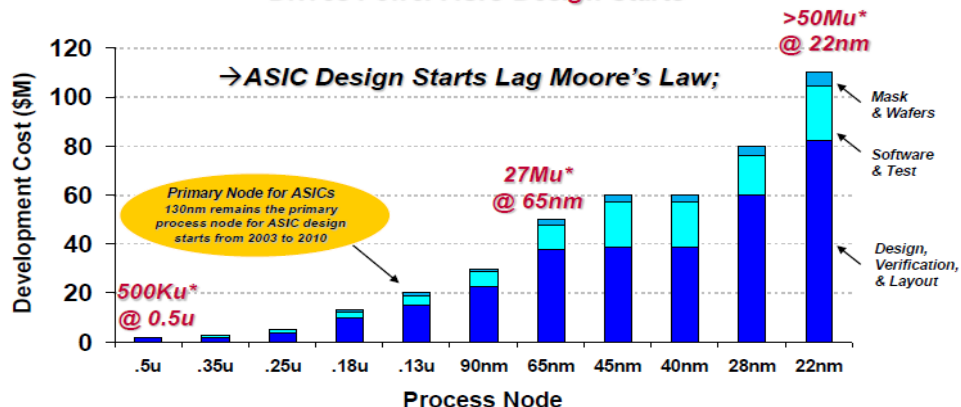
Worldwide Semiconductor Market - 2012



Source: iSuppli March 2012

ASIC面临的挑战

Increasing Socket Volume Requirement
Drives Fewer ASIC Design Starts



一次成功的**ASIC**产品设计需要付出昂贵的费用和漫长的周期，从而使得商业模式和投资收益面临日益加重的压力

- 越来越多细分后市场的产品容量不足以收回**ASIC**的研发和投产成本
- **ASIC**的研发和投产周期越来越难以及时满足日益加速变化的市场需求

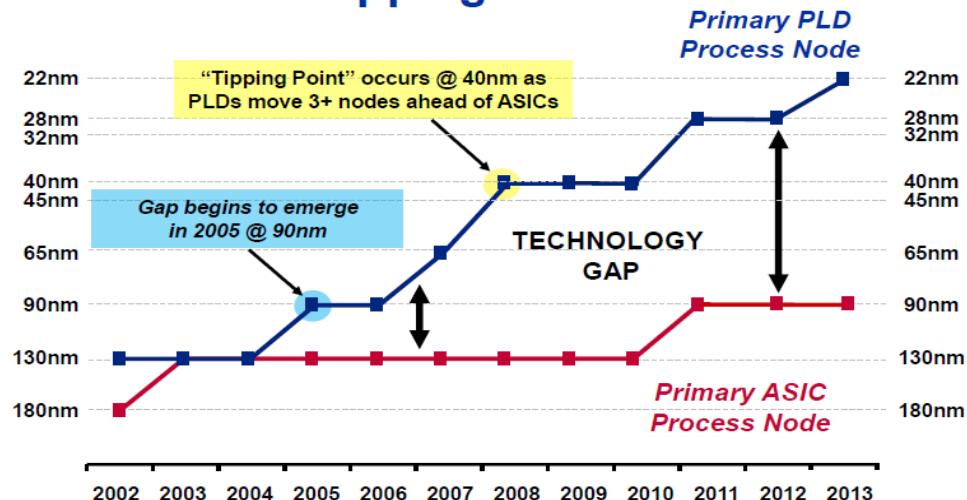
Source: Altera
Socket volume assumptions: 20% of Revenue on R & D and \$10 average selling price per unit

GSA跟踪的**115**家**IC**公司中有**29**家面临市场容量小于投入成本的情况

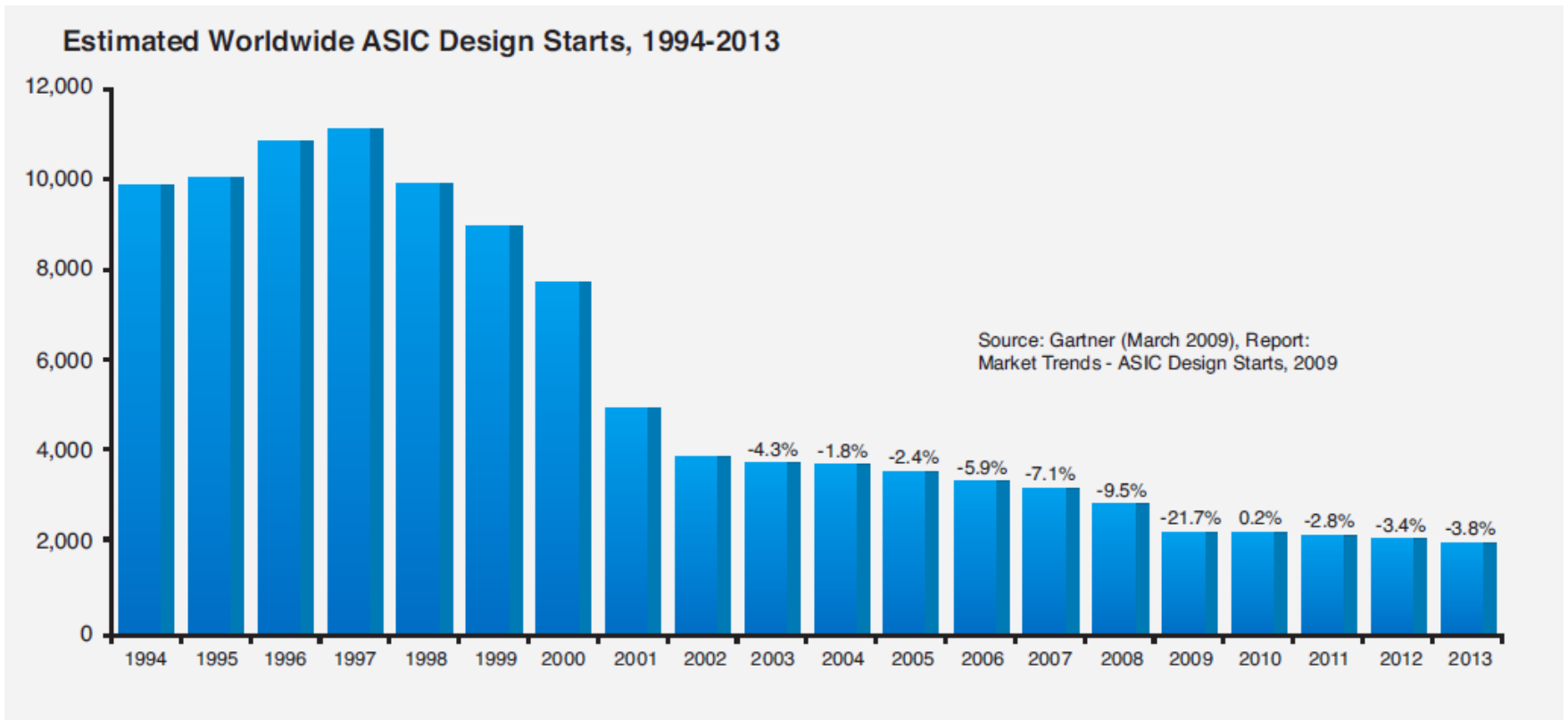
FPGA在工艺制程上一直走在**ASIC**的前面，缩小了与**ASIC**在性能、功耗、成本上的差异

FPGA的可编程可重构特性使其迅速满足不同行业实时变化的市场需求

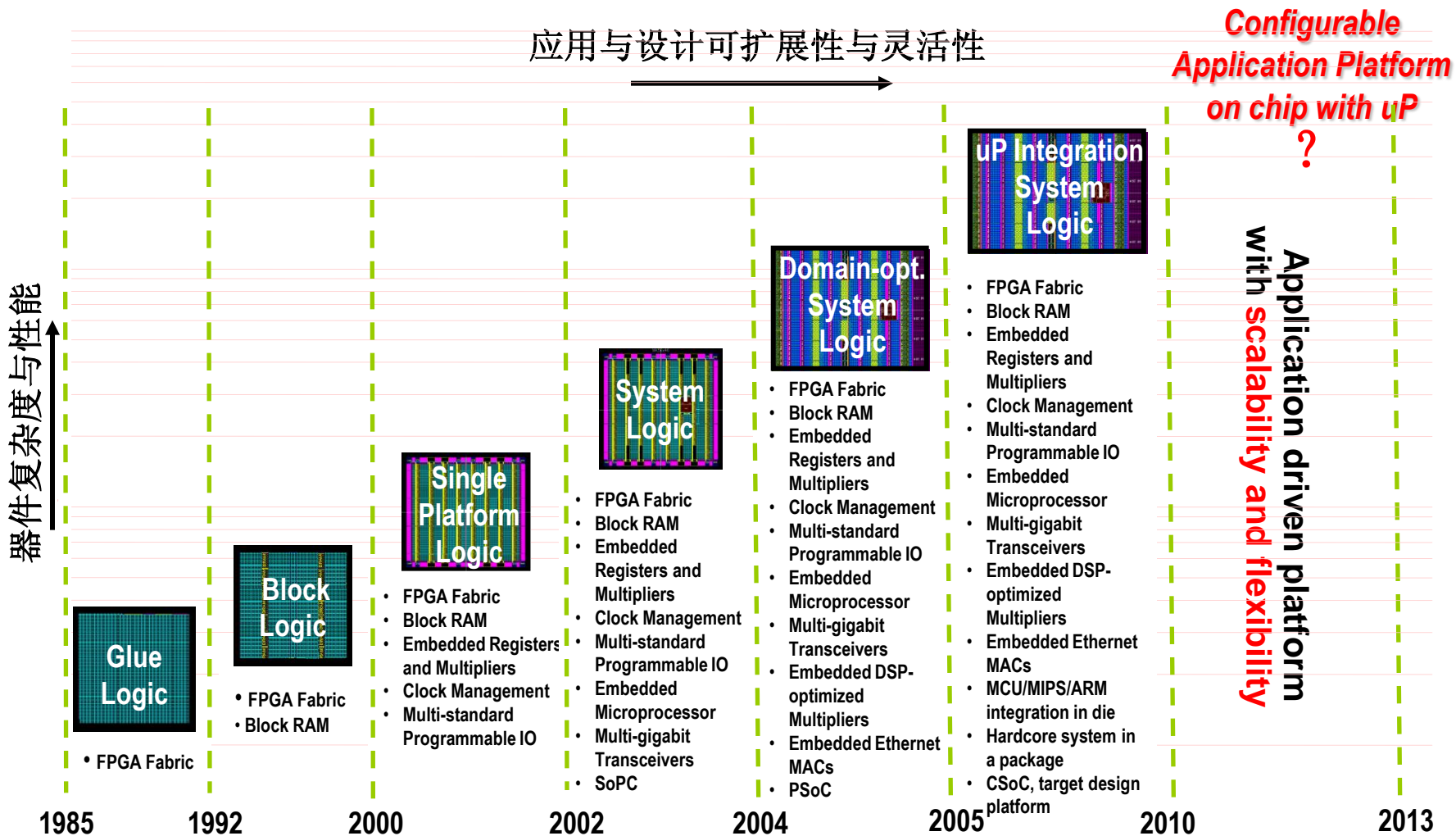
PLD v ASIC “Tipping Point”



Design Start Trend: ASIC → FPGA



FPGA的发展：从“麻雀”变“凤凰”



FPGA应用的市场分布

Consumer Automotive



Entertainment

- Broadband
- Audio/video
- Video display

Automotive

- Navigation
- Entertainment

Test, Measurement and Medical



Instrumentation

- Medical
- Test equipment
- Manufacturing

Communications Broadcast



Wireless

- Cellular
- Basestations
- Wireless LAN

Networking

- Switches
- Routers

Wireline

- Optical
- Metro
- Access

Broadcast

- Studio
- Satellite
- Broadcasting

Military and Industrial



Military

- Secure comm.
- Radar
- Guidance and control

Security & Energy Management

- Card readers
- Control systems
- ATM

Computer and Storage



Computers

- Servers
- Mainframe

Storage

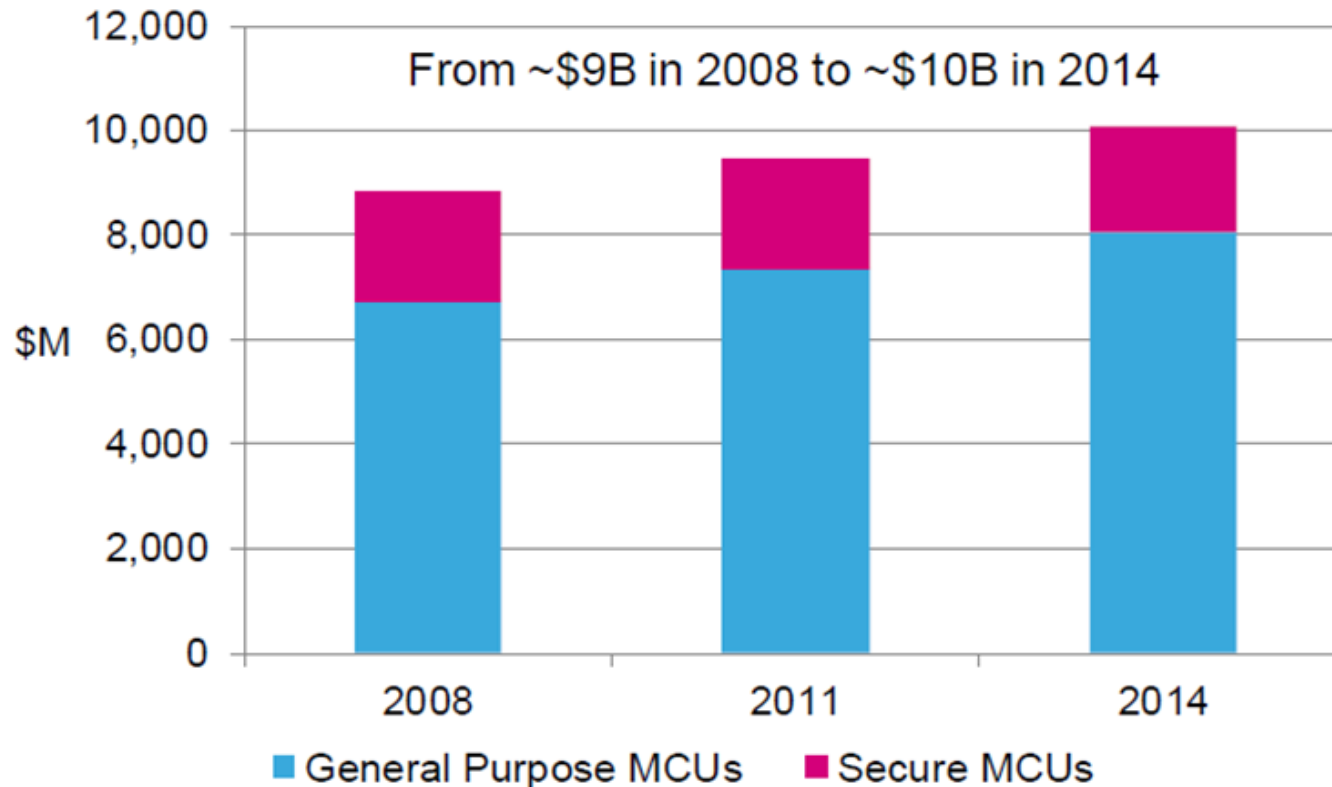
- RAID
- SAN

Office Automation

- Copiers
- Printers
- MFP

MCU全球市场趋势预测

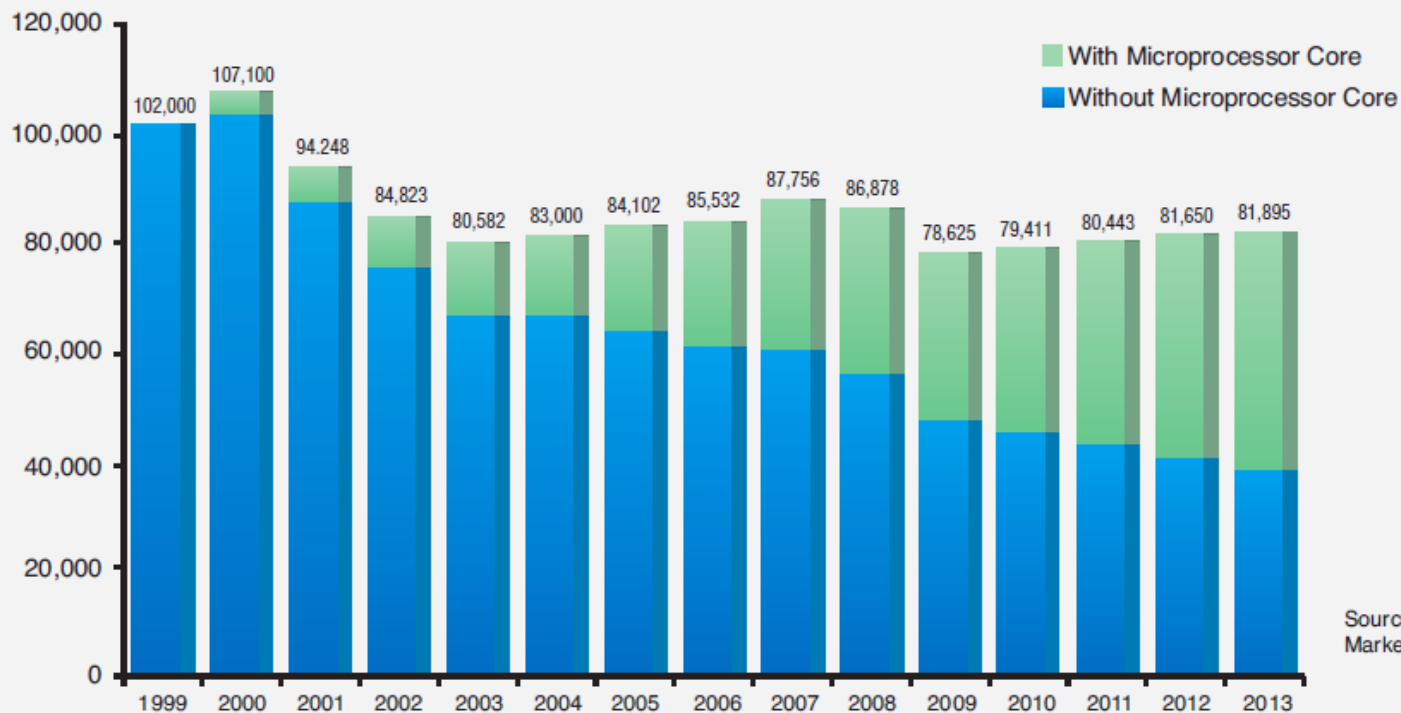
WW TAM Microcontrollers* 2008-14



* WW TAM Microcontrollers excluding automotive, payphone memories & cards → Source WSTS February 2012

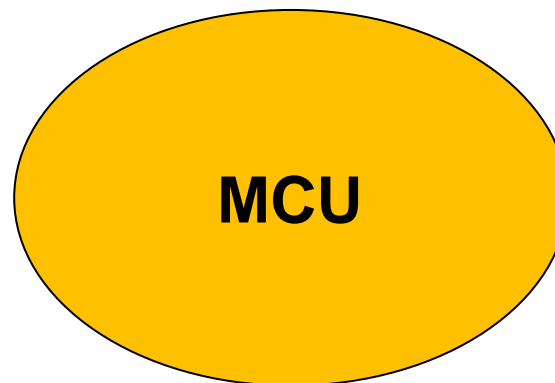
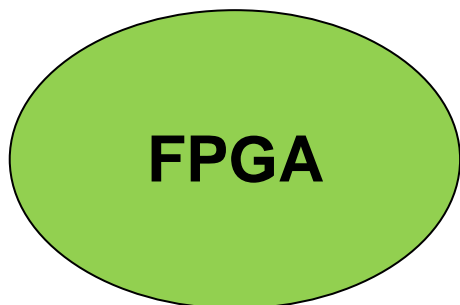
嵌入CPU/MCU的FPGA设计趋势

Estimated FPGA /PLD Design Starts, 2003-2013



Source: Gartner (March 2009), Report: Market Trends - ASIC Design Starts, 2009

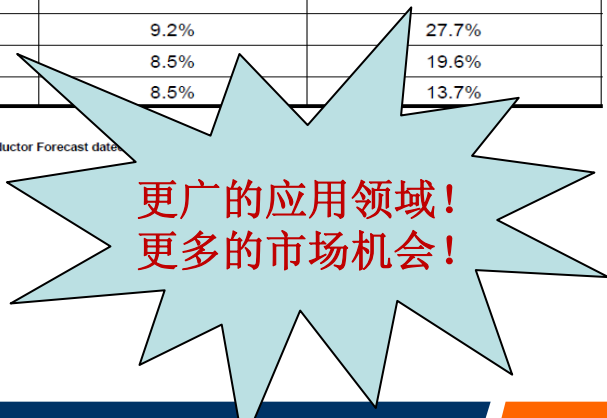
FPGA+MCU芯片：高复合市场增长率



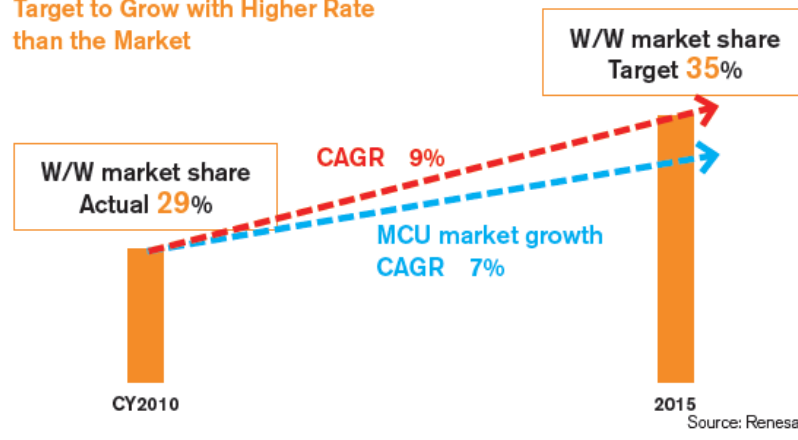
Gartner WW Semiconductor Forecast

Semiconductor Type	2009-2014 F/C Growth (CAGR)	2010 vs. 2009 F/C Growth
PLD	15.6%	44.2%
Analog	10.1%	37.2%
Memory	10.1%	56.7%
Total Semiconductors	9.6%	31.5%
Total Semiconductors (excl. memory)	9.5%	25.3%
MPU/MCU	9.2%	27.7%
ASSP	8.5%	19.6%
ASIC	8.5%	13.7%

Source: Gartner WW Semiconductor Forecast data



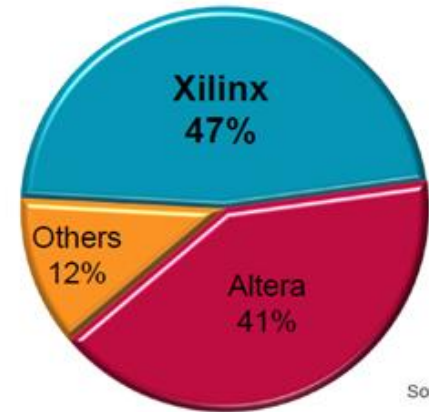
Target to Grow with Higher Rate than the Market



FPGA国产化步履艰难

- ◆ 行业高度垄断，Xilinx + Altera + Lattice + Microsemi = 98% 以上的市场份额
- ◆ 将近6000余项专利技术，形成技术壁垒
- ◆ 各公司的产品特点
 - Xilinx: 硬件（器件）性能优异，品种多，覆盖广
 - Altera: 软件（工具）性能优异，品种多，覆盖广
 - Lattice: 面向低端的低成本器件，品种有限
 - Microsemi: 主要面向军工产品，器件加固
- ◆ 美国销售许可的限制将影响华为、中兴等中国企业依赖进口PLD/FPGA开发整机产品的商业模式选择
- ◆ FPGA在经济发展中各领域具有广泛的应用，中国民用市场上的FPGA器件几乎100%地依赖进口，市场容量估计每年约20亿美元
- ◆ 中国各级政府多年来投入了数百亿科研经费，但由于知识产权、软件技术和生产工艺等多方面的限制，关键技术难以突破，无法满足市场需要
- ◆ **FPGA国产化的主要瓶颈：专业人才缺，产业周期长，技术门槛高，投入资金大**

PLD Market Segment Share
Calendar Year 2011



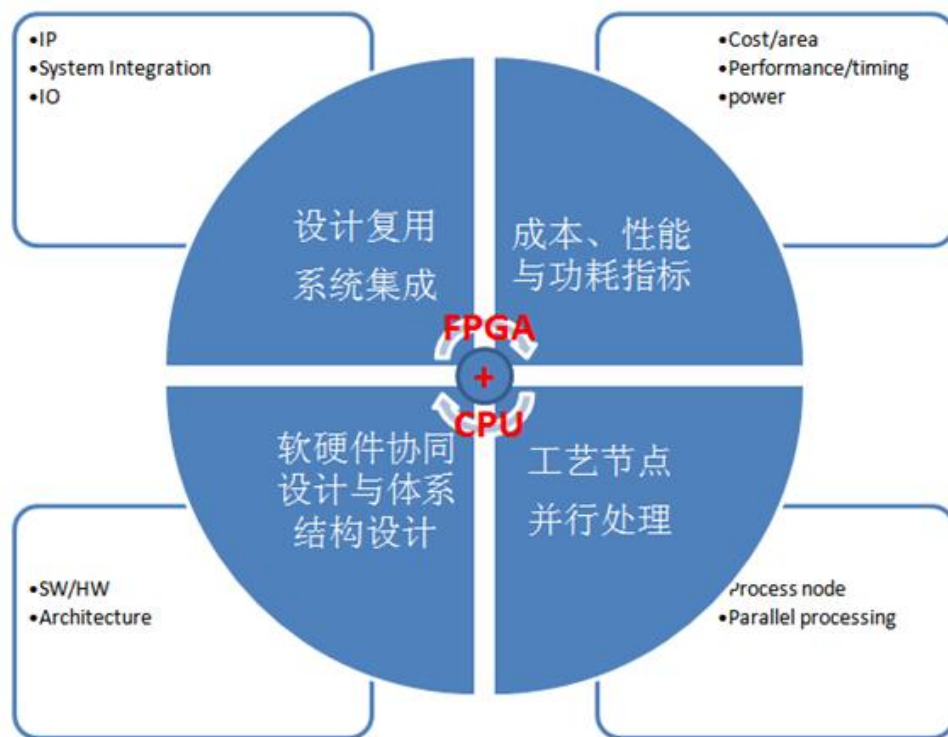
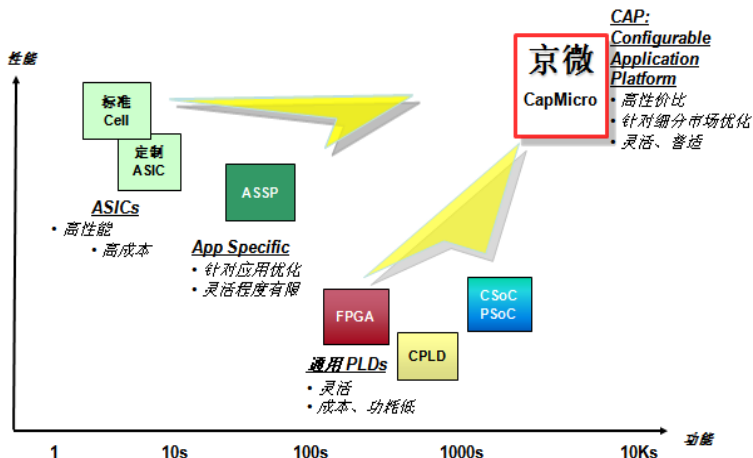
FPGA国产化道路如何走？

- ◆ 行业先驱们“摸爬滚打”了三十多年，在身后设置了“重重障碍”，国产FPGA如何发展？——先学习，再创新！
- ◆ 跟随半导体工艺改进的步伐，结合市场的细分及需求的变化，利用系统整合与设计服务的竞争优势，探索FPGA应用发展的新道路
- ◆ 面向细分的应用市场，实现芯片级的整合理念
 - 探讨嵌入式芯片架构：FPGA+CPU+ASIC+SRAM+Flash+ ……
 - 创建新的设计方法、设计模式
 - 实现统一的设计平台
- ◆ 探讨FPGA IP的业务模式
 - 与IC企业实现无缝结合，带动以FPGA IP为核心技术的IC设计生态圈
- ◆ 结合中国市场特色，先抓住“种类繁多、需求多变”的中低端市场
- ◆ 不断培养可编程领域的人才，加大技术研发、系统应用与市场销售的投入，突出本土服务的人才和地域优势，普及国产FPGA器件的使用

FPGA+CPU创新模式与机遇

◆ CME提出的“片上可配置应用平台 CAP”与竞争对手站在同一起跑线上，既丰富了平台的内涵，又融入了独特的技术

- Configurable -> FPGA
- Application -> CPU
- Platform -> FPGA + CPU



自主研发的国产FPGA芯片问世

◆ **京微雅格：世界上除美国外唯一自主研发成功并量产FPGA产品的公司**

◆ 京微雅格首创研发并已开始产业化的集
FPGA / CPU / SRAM / ASIC / Flash
为一体的“可定制可重构可编程”多功能
高性能低成本可配置应用平台（CAP）在
经济建设的各个领域具有广泛的应用，被
誉为多种行业的“万能芯片”，代表着集
成电路行业新的发展趋势



◆ 京微雅格（CME）位于北京市海淀区中关村高端领军人才创业基地20层

◆ 2010年北京市政府与雅格罗技（开曼）和雅格罗技（北京）合资成立京微雅格科技有限公司，注册资本超过1000万美元。北京市政府决定投入1400万美元（当时折合9380万人民币），雅格罗技（北京）投入200万美元，雅格罗技（开曼）投入400万美元

京微雅格（CME）的战略意义



- ◆ 京微雅格是目前美国硅谷地区以外唯一利用自主知识产权开发出商业化FPGA芯片产品的公司，是芯片上可配置应用平台CAP的首创者
- ◆ 已申请专利技术98项，其中已获授权的58项
- ◆ 公司引进了多名超过20年工作经验的高端领军人才，培养了中国首批可编程技术的本土人才，填补了中国可编程领域自主进行硬件设计和软件开发的空白

- ◆ 目前员工百余名，80%为工程技术人员（多数毕业于清华、北大、北航、北邮、北科大等名校），60%拥有三年以上研发经验
- ◆ 京微雅格的成功，将逐渐影响并最终改变该领域的市场格局，实现中国电子信息产业的大突破、大跨越



京微雅格领军人物

执行长(CEO)刘明博士：国家千人计划成员及国家特聘专家，国务院侨办百名杰出创业华人，北京市海外高层次人才及特聘专家，中关村高端领军人才，中关村优秀创业留学人员



- 拥有丰富的中国和美国教育背景和工作经历，赴美深造前在国内曾经下过乡、当过兵、做过工、教过书。先后获得北京邮电大学无线电技术学士和集成电路设计硕士、美国弗吉尼亚大学计算机通讯网博士、美国波士顿大学国际商务管理硕士等四项高等学位，拥有多项发明专利，在IEEE等世界一级专业杂志上发表过多篇论文
- 具备广泛的企业管理经验及商务人脉资源，曾在多家跨国公司（美国通信卫星公司、铱星公司、爱中联公司等）和国际组织（国际移动卫星组织）担任总监、执行总监、副总裁等高级管理职务，两次领导过数十亿美元由摩托罗拉、洛克希德·马丁、诺斯洛普·格鲁曼等大型跨国公司投资的全球通信系统开发和管理，拥有超过20年在战略规划、商务运作、法律法规、资本财务、人力资源、市场开拓、项目管理、产品研发、工程运营、售后服务、用户支持等全面企业管理经验
- 2005年回国创业后，曾任自己率领海外归国博士团队创办的晶宝利微电子科技有限公司董事长兼执行长

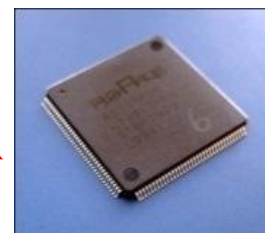
京微雅格高管团队

- ◆ 运营长(COO)朱建彰：美国加州圣何塞州立大学电子工程硕士，在半导体行业拥有超过30年的研发、生产、运营、管理经验。曾任职于ESS Technology 北京公司总经理，Oak Technology首席运营官，ViewPoint Technology总经理，具有成功创业经验
- ◆ 技术研发中心总经理陈兆强博士：美国加州伯克利大学电子工程与计算机科学博士，超过27年在EDA工具、ASIC、FPGA、CPLD的架构及软件的研发、设计、验证、投产和管理经验，曾任职于Cadence、Lattice、Systonics等IC及EDA公司，具有成功创业经验
- ◆ 技术长(CTO)兼软件工程副总裁连荣椿博士：美国南加州大学计算机工程博士，超过20年在FPGA及ASIC的芯片架构、软件开发、硬件流程、工具使用等全面的产品设计和管理经验，曾任职于Actel、Prosys Technology、Lizotech等FPGA及ASIC公司，具有成功创业经验
- ◆ 总工程师兼系统工程副总裁马明博士：日本北海道大学电子工程博士，北京市海外高层次人才、中关村高端领军人才，在数字电视、多媒体SOC架构、音视频编解码、DSP领域拥有超过20年研发、量产经验。曾出任PLM总裁、LSI Logic中国区总经理、美国 C-Cube 公司院士（Fellow）
- ◆ 芯片工程副总裁陈子贤：美国北卡罗来纳州立大学电子工程硕士，在芯片设计领域拥有超过28年的研发、生产、运营、管理经验。曾任职于PLM、TM Technology、LSI Logic、C-Cube、Samsung、Philips等IC公司，并曾经创业
- ◆ 市场销售副总裁刘伟：北京航空航天大学毕业，在市场销售领域拥有超过20年的大区直销、分销、代理、渠道等运营和管理经验。曾任职于Meanstek、US Valere Power、Arrow Electronics、Means Come、航天部等企事业单位
- ◆ 商务总监王海力博士：清华大学计算机科学博士，拥有10年EDA开发经验。曾带领研发公司的第一、第二代产品，并主持完成“硬件可编程可重构CSoC芯片”等政府项目

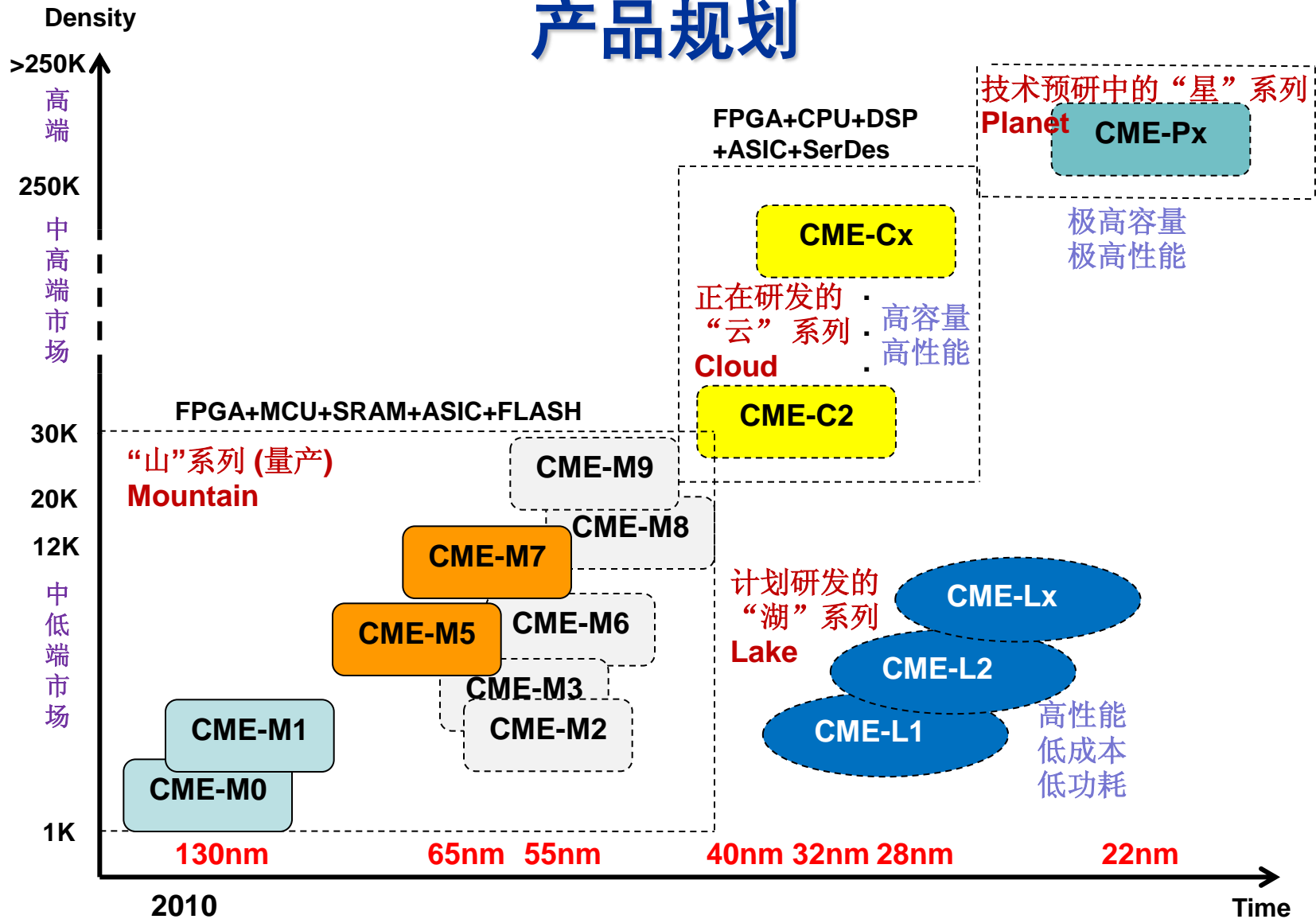
国产FPGA自主创新与产业化



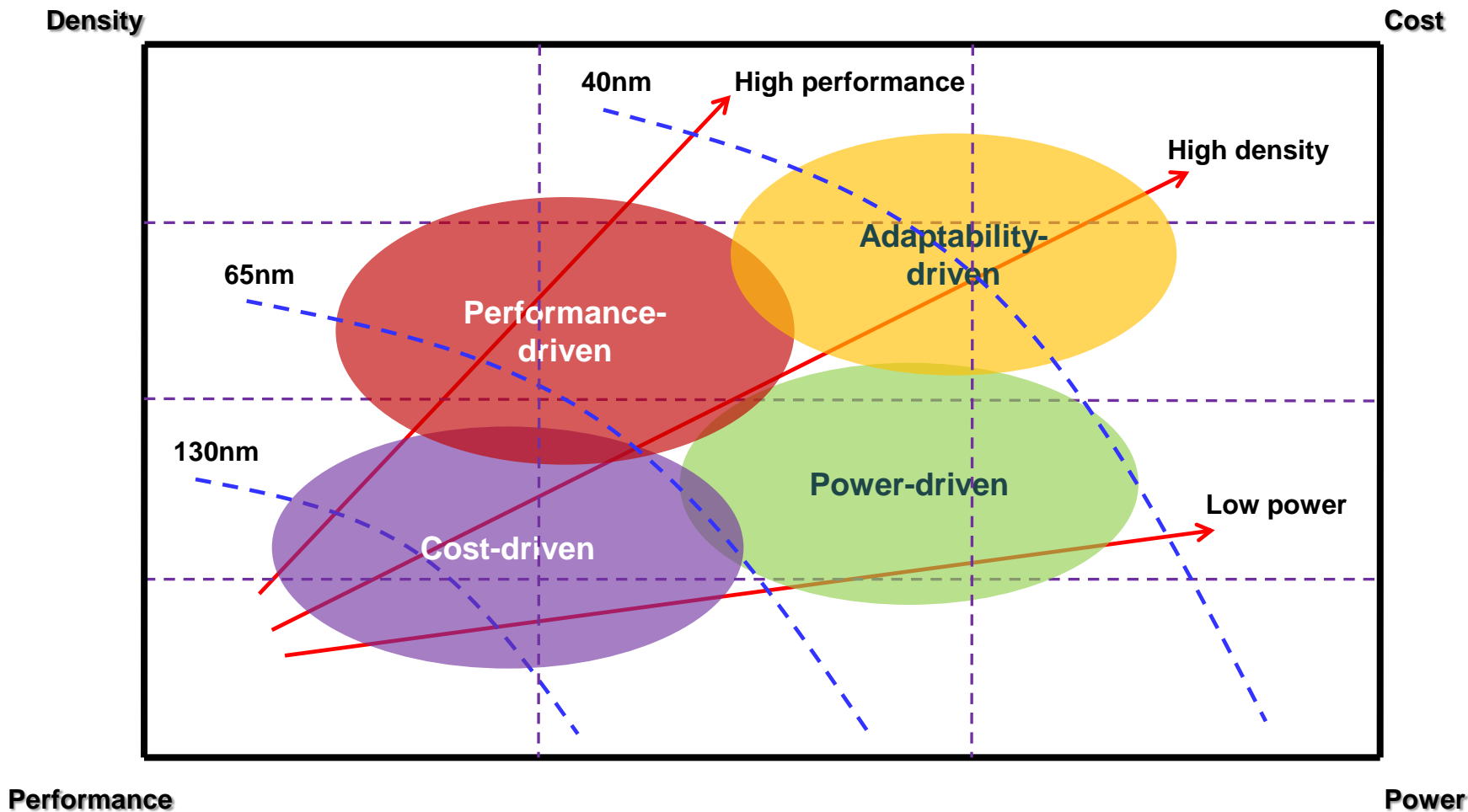
- ◆ 利用自主开发的产品架构越过了美国FPGA领域的相应专利，2011年成功研发出65纳米工艺的CME-M5（金山）产品，将FPGA、CPU、SRAM、FLASH嵌入在单一芯片内，其性能、功耗、成本、集成度及扩展性方面均有质的飞跃
- ◆ CME-M5芯片已成功在台积电实现量产，功能增强、操作简化的软件系统Primace4.0也同时面世；2012年7月产品开始批量进入市场，与之前在市场上销售的CME-M0（泰山）和CME-M1（衡山）共同组成“山”系列产品
- ◆ 在年初深圳的2012国际集成电路展会上发布了32款产品，下半年陆续又发布了40款产品，总共72款产品，在视频驱动、工业控制、信息安全、通信终端、医疗仪器、安防监控、电网运营、汽车电子、数据处理等领域全面拓展市场
- ◆ 在北京（华北东北）、上海（华东华中）、深圳（华南东南）设立了技术支持、市场拓展和销售服务中心，待时机成熟再酌情增设西安、成都、武汉等中心
- ◆ 保留在硅谷的研发中心，由中国团队取代印度员工开发EDA工具
- ◆ 2012年研发的55纳米工艺CME-M7（宝山）产品已开始流片。芯片逻辑资源近12K LE，扩大IO功能，增加ADC模块，满足市场需求



产品规划



研发方向



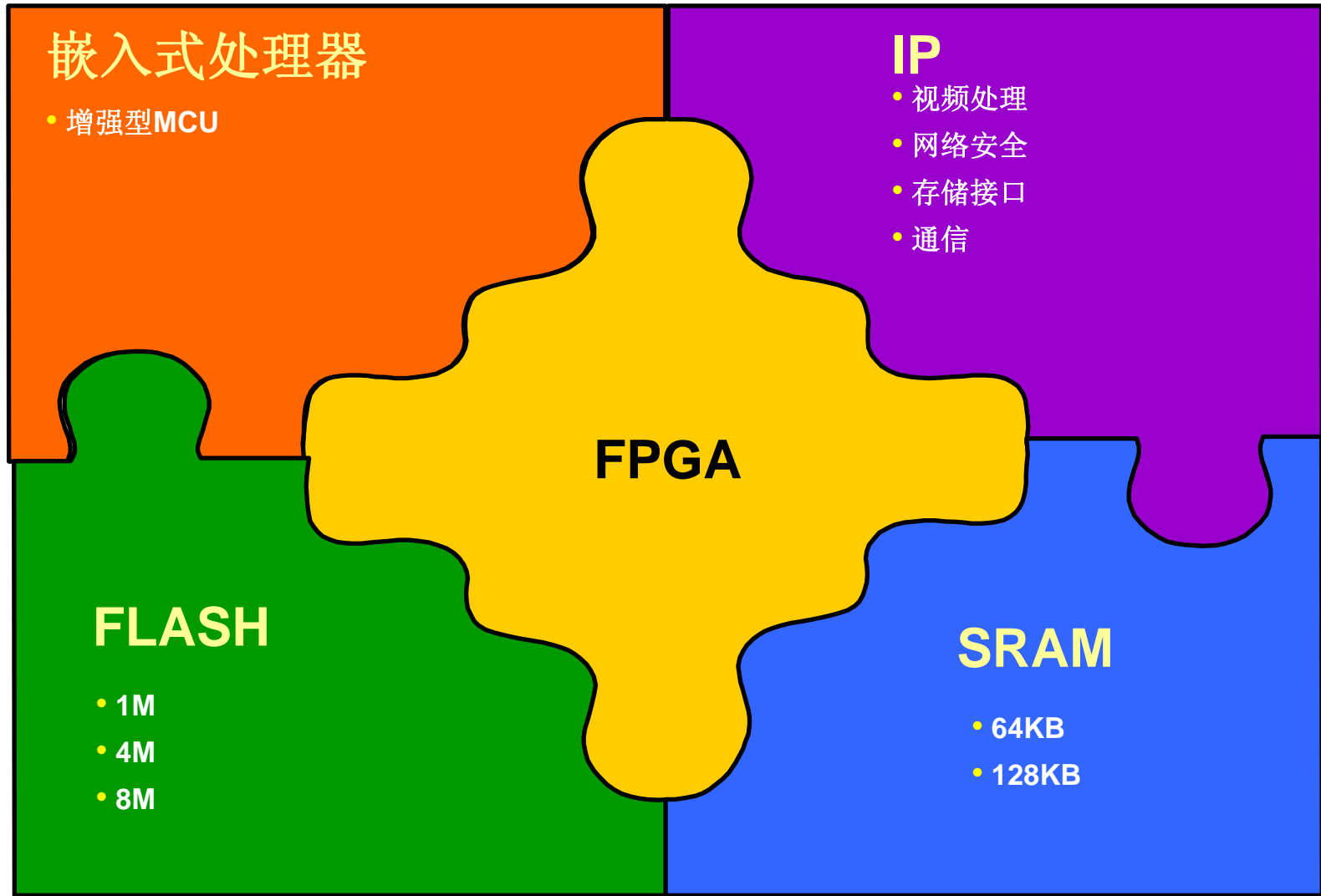
CAP产品——低成本C、广适用A、高性能P



◆ FPGA、CPU、SRAM、ASIC等集成为单芯片系统的CAP——可配置应用平台

- 根据市场定位，利用京微雅格的专利保护平台架构将不同行业的常用功能无缝地组合连接起来，形成高性价比的独特产品
- 利用FPGA和CPU可定制可编程可擦写可重构的优势，实现一款核心产品同时满足不同行业应用，同类产品之间的差异化设计以提高竞争优势
- 主要产品方向：
 1. 工业控制、显示驱动、信息安全、通信终端、医疗仪器、汽车电子、安防监控等中小规模产品系列
 2. 网络交换、通信系统、电网运营、数据处理、电子对抗、国防安全等领域所需的大规模产品系列
 3. 嵌入式FPGA应用

CME-M (山) 系列产品



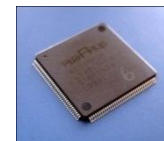
已投放市场的部分产品

CME部分产品系列

三大类32款产品

FPGA	LE	Flash#	SRAM	MCU
CME-M5P03NO-T100I7(JS)	3K	0	0	0
CME-M5P06NO-T100I7(JS)	6K	0	0	0
CME-M5P03NO-L144I7(JS)	3K	0	0	0
CME-M5P06NO-L144I7(JS)	6K	0	0	0
CME-M5P03N2-T100C7(JS)	3K	4M	0	0
CME-M5P06N2-T100C7(JS)	6K	4M	0	0
CME-M5P03N2-L144C7(JS)	3K	4M	0	0
CME-M5P06N2-L144C7(JS)	6K	4M	0	0
FPGA+SRAM	LE	Flash#	SRAM	MCU
CME-M5R03NO-T100I7(JS)	3K	0	64KB	0
CME-M5R06NO-T100I7(JS)	6K	0	128KB	0
CME-M5R03NO-T144I7(JS)	3K	0	64KB	0
CME-M5R06NO-T144I7(JS)	6K	0	128KB	0
CME-M5R03N2-T100C7(JS)	3K	4M	64KB	0
CME-M5R06N2-T100C7(JS)	6K	4M	128KB	0
CME-M5R03N2-T144C7(JS)	3K	4M	64KB	0
CME-M5R06N2-T144C7(JS)	6K	4M	128KB	0
FPGA+SRAM+MCU	LE	Flash#	SRAM	MCU
CME-MOC01NO-T100I7(TS)	1K	0	16KB+2x64KB OTP	8051
CME-MOC01NO-T100I7(HS)	1K	0	32K SPRAM+4K DPRAM	8051
CME-MOC01NO-T144I7(TS)	1K	0	16KB+2x64KB OTP	8051
CME-MOC01NO-T144I7(HS)	1K	0	32K SPRAM+4K DPRAM	8051
CME-MOC01N2-T100I7(TS)	1K	4M	16KB+2x64KB OTP	8051
CME-M1C01N2-T100I7(HS)	1K	4M	32K SPRAM+4K DPRAM	8051
CME-MOC01N2-T144I7(TS)	1K	4M	16KB+2x64KB OTP	8051
CME-M1C01N2-T144I7(HS)	1K	4M	32K SPRAM+4K DPRAM	8051
CME-M5C03NO-T100I7(JS)	3K	0	64KB	8051+
CME-M5C06NO-T100I7(JS)	6K	0	128KB	8051+
CME-M5C03NO-T144I7(JS)	3K	0	64KB	8051+
CME-M5C06NO-T144I7(JS)	6K	0	128KB	8051+
CME-M5C03N2-T100C7(JS)	3K	4M	64KB	8051+
CME-M5C06N2-T100C7(JS)	6K	4M	128KB	8051+
CME-M5C03N2-T144C7(JS)	3K	4M	64KB	8051+
CME-M5C06N2-T144C7(JS)	6K	4M	128KB	8051+

CME-M0泰山芯片产品架构



优势:

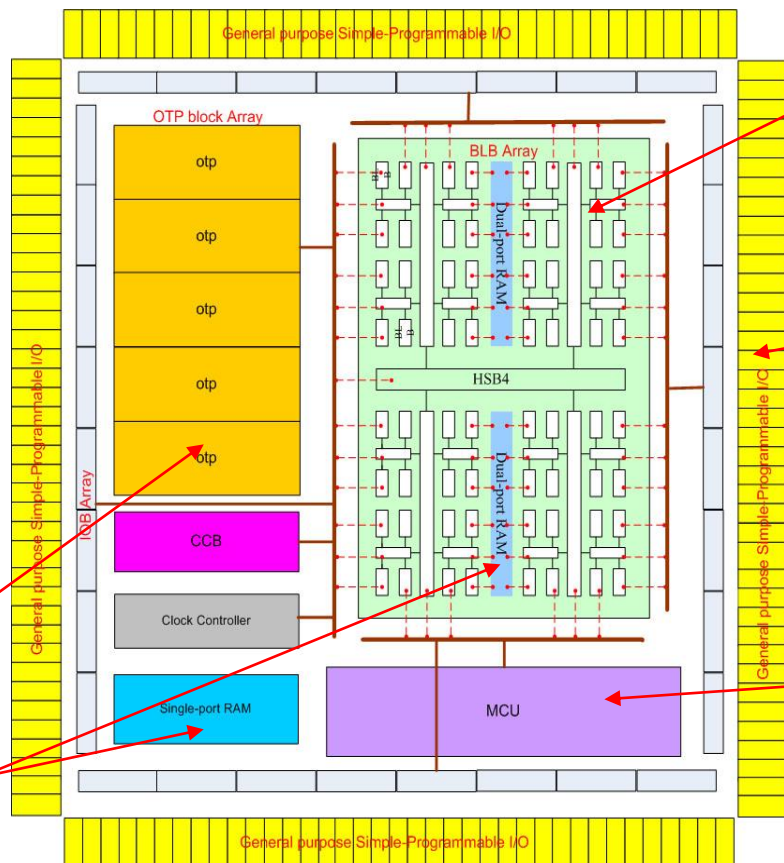
- ❖ 基于OTP的Memory具有极高的安全性，保护本产品的用户软件和硬IP，防止非法盗版和复制
- ❖ 具有灵活易用地在线调试能力，确保编程OTP后的产品质量
- ❖ 本产品基于OTP的硬件可编程的特性也可作为用户安全加密系统的低成本高安全性的解决方案

基于OTP的存储Memory

- 1个512Kb OTP存储FPGA配置文件
- 1个512Kb OTP存储8051代码
- 存放128bit用户Key加密配置数据
- 存放用户安全加密设置位保护用户IP

灵活配置的DPRAM & SPRAM

- 128 Kb 单端口RAM
- 18 Kb 双端口RAM



基于SRAM层次化架构的FPGA

- 1024个4输入查找表结构的现场可编程逻辑单元
- 专用的算术进位链
- 层次化结构布线资源
- 1高性能PLL
- 8个全局时钟

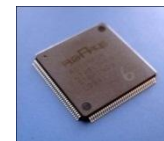
灵活的软件可编程I/O

- 支持5V输入
- 3.3/2.5/1.8V LVCMOS/LVTTL
- 1/2/4/8/12/16 mA 驱动电流

高性能MCU系统

- 精简指令周期（比标准80C51最高提速12倍）
- 最高可扩展8Mbit数据/代码空间
- 16KB的片上数据空间
- 64KB片上OTP程序空间，小于32KB程序可编程两次
- 片上调试系统（OCDS）
- 3个16位计时器，1个16位WDT计时器
- 1个I2C接口
- 1个SPI接口，可接8个从机
- 2个全双工通信串行接口（USART）
- 8051内核速度可达100M

CME-M1衡山芯片产品架构



IO特性

- 支持5V输入
- 3.3LVCMOS/LVTTL I/O

基于SPI Flash的非易失性存储Memory

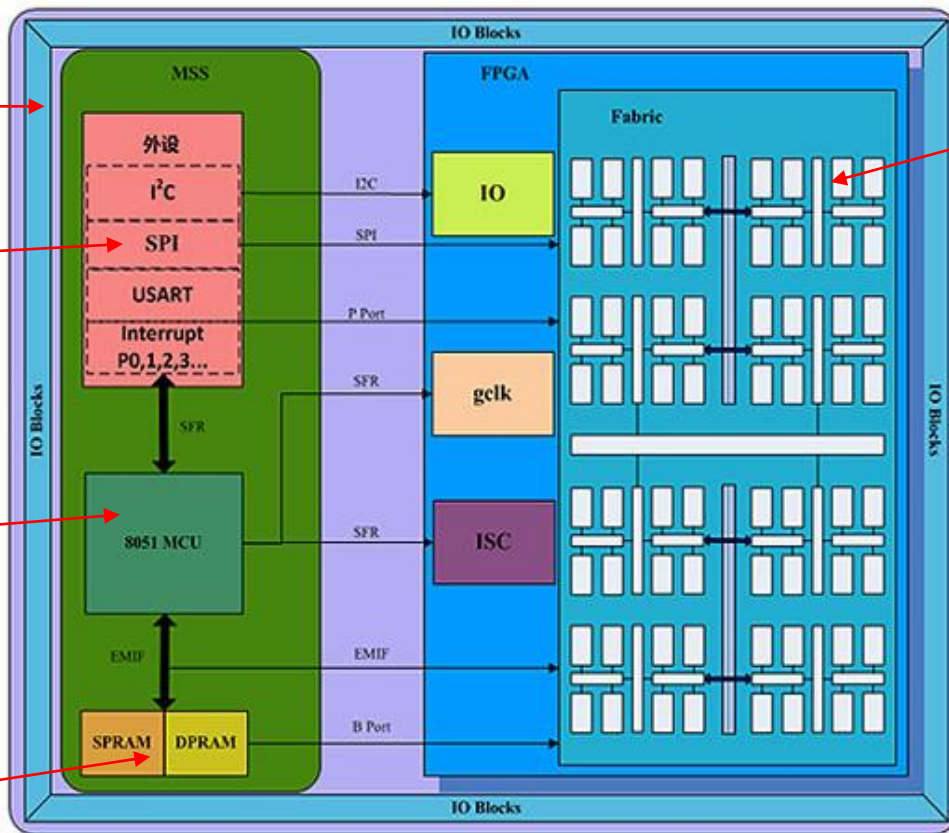
- 配置文件数据加密
- 基于密钥的SPI操作保护
- FPGA和8051程序保护

高性能MCU系统

- 精简指令周期（比标准80C51最高提速12倍）
- 最高可扩展8Mbit数据/代码空间
- 16KB的片上数据空间
- 64KB的片上OTP程序空间，小于32KB的程序可编程两次
- 片上调试系统（OCDS）
- 3个16位计数器，1个16位WDT计时器
- 1个I2C接口
- 1个SPI接口，可接8个从机
- 2个全双工通信串行接口（USART）
- 8051内核速度可达100M

更优化的DPRAM & SPRAM

- 32KB单端口SPRAM
- 4KB双端口DPRAM
- 数据/代码空间统一寻址，更灵活配置



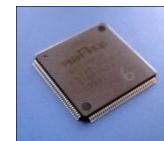
基于SRAM层次化架构的FPGA

- 1024个4输入查找表结构的现场可编程逻辑单元
- 专用的算术进位链
- 层次化结构布线资源
- 1个高性能PLL
- 8个全局时钟

优势:

- ❖ 8051处理器硬核具有业界8051最高的速度、最高的性能，且易用易调试
- ❖ 比传统专属功能微控制器具有更大的灵活性、比现有使用软核处理器的FPGA具有更低的成本
- ❖ 有超越现有MCU + CPLD与FPGA系统的BOM成本和性能优势

CME-M5金山芯片产品架构



基于SRAM Tile架构的高性能FPGA

- 3K-6K的4输入查找表结构的现场可编程逻辑单元
- 16个18x18的硬件DSP MAC
- 32个5Kb的双端口EMB
- 2高性能PLL，各输出4路低Skew时钟
- 8个全局时钟

优势:

- ❖ 完善产品线，为用户提供最优的产品方案
- ❖ 相仿或稍高于Altera CycloneII和Xilinx Spartan3的FPGA性能，可替换竞争对手相应产品
- ❖ 硬件MAC可用于并行DSP算法，提供系统性能
- ❖ 基于Efuse的Memory具有极高的安全性，保护本产品的用户软件和IP，防止非法盗版和复制
- ❖ 128KB的8051存储空间可运行协议栈、GUI和嵌入式操作系统



高性能MCU系统

- 精简指令周期（比标准80C51最高提速12倍）
- 最高可扩展8Mbit数据/代码空间
- 128KB的片上数据程序空间SRAM
- 片上调试系统（OCDs）
- 3个16位计时器，1个16位WDT计时器
- 1个I2C接口
- 1个SPI接口，可接8个从机
- 2个全双工通信串行接口（USART）
- 4通道DMA
- 1个RTC
- 整个片上8051系统速度可达200M

128KB大容量片上SRAM

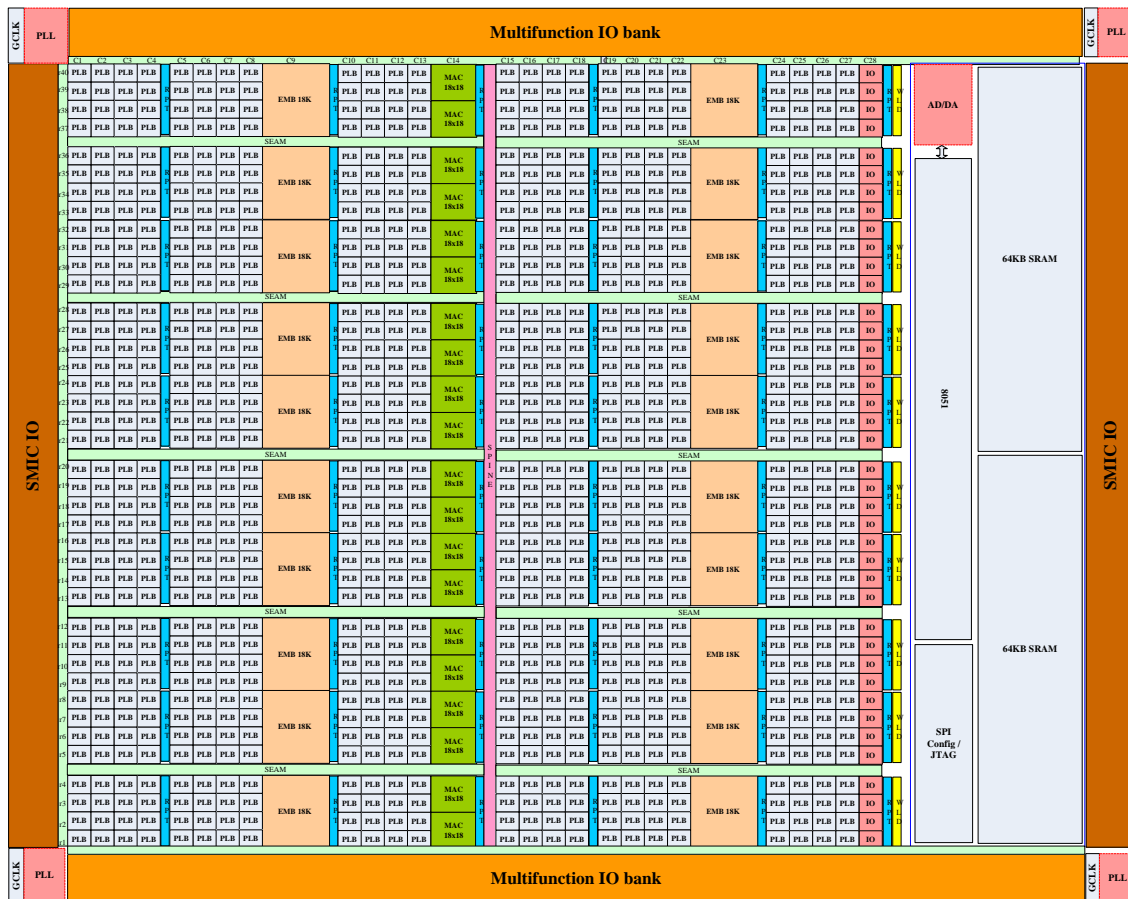
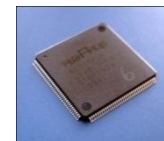
灵活的软件可编程I/O

- 3.3/2.5/1.8V LVCMOS/LVTTL
- 1/2/4/8/12/16 mA 驱动电流

基于Efuse的存储Memory

- 存放128bit用户Key加密配置数据
- 存放用户安全加密设置位保护用户IP

CME-M7宝山芯片产品架构

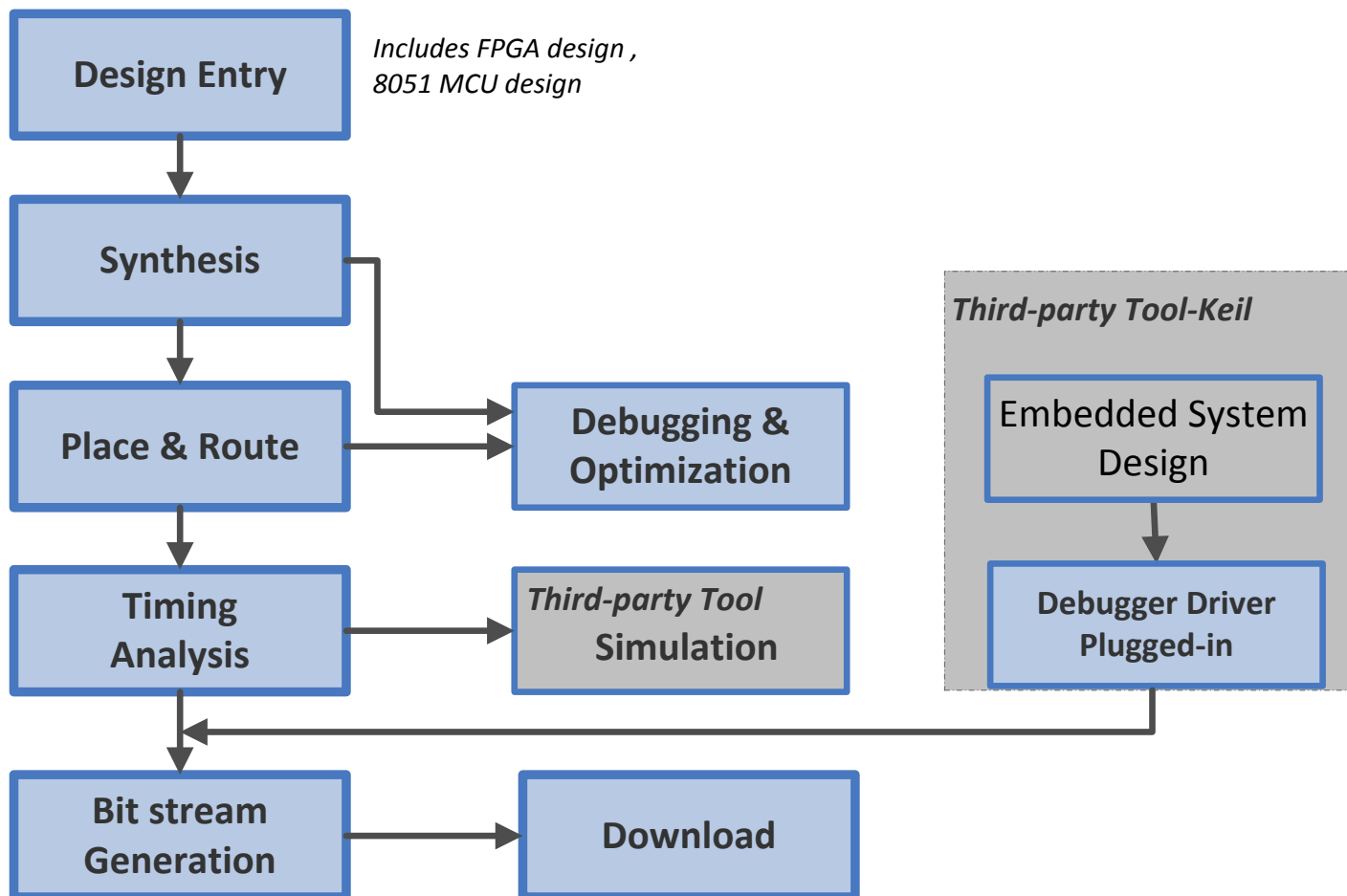


- ~12K LUTs
- 优化时钟网络设计以提供性能
- 4个PLLs
- ADC模块
- ARM Cortex-M3
- 10月流片，TSMC 55nm LP
- 计划2013年初量产

优势:

- 完善IO功能，丰富IO特性，包括LVDS, Mini-LVDS, RSDS, CML, LVPECL, LVCMOS, LVTTTL, SSTL和HSTL等
- 进一步优化设计，提高性价比
- 产品将进入大尺寸高分辨率显示驱动、网端设备、通信终端等中高端领域

Primace 4.0 软件设计流程



EDA软件开发工具

The screenshot displays the Agate Logic Primace EDA software interface. The main window shows the Verilog code for a UART FIFO implementation. A 'Flow Summary' window is open, displaying resource usage statistics. A timing analysis window is also open, showing a detailed view of the circuit with timing annotations for specific signals.

```
62 else
63 begin
64 overflow <= wr & full;
65 underflow <= rd & empty;
66 if (wr&!full) // overflow condition
67 begin
68 top <= top_plus_1;
69 fifo[top] <= data_in;
70 empty <= '1'b0;
```

Flow Summary - Resource Usage

Resources	Usage
Total logic elements	1144096(2%)
Total registers	444241(1%)
I/O pins	23145(15%)
Total embedded memory blocks	0/8(0%)
Total PLL(s)	0/2(0%)

Timing Analysis - Signal List

Name	Value
tmp2[13]~14	0.967 ns
tmp2[14]~15	2.823 ns
tmp2[15]~16	
tmp2[16]~17	
tmp2[17]~18	
tmp2[18]~19	
tmp2[19]~20	
tmp2[1]_j	
tmp2[20]~21	
tmp2[21]~22	
tmp2[22]~23	
tmp2[23]~24	

Console output: Loading timing information... Loading design completed. Open APA file successfully.

CME产品的解决方案示例

客户的电子系统产品

CAP芯片

中低端产品线

高端产品线

+

CAP软件

集成开发环境
与工具套件
Primace和
Andara

=

面向应用的
高性价比
完整解决方案

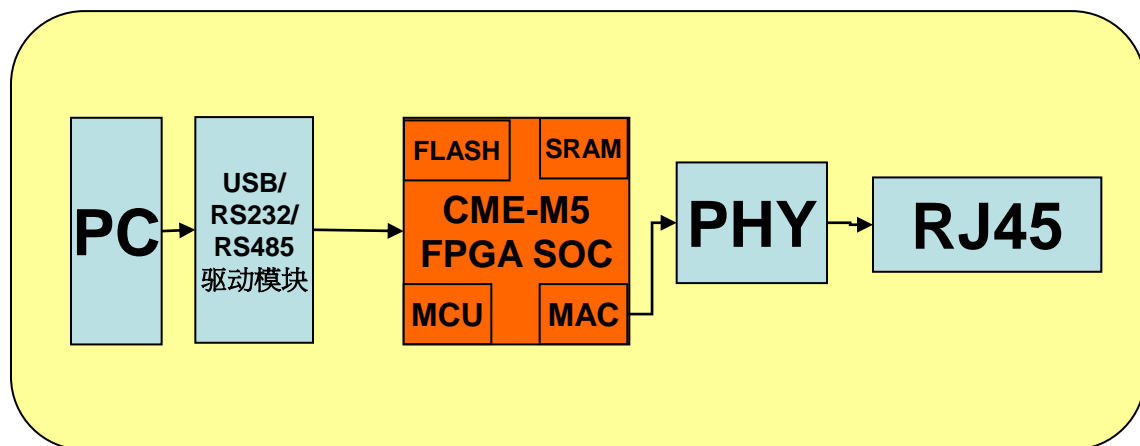
芯片上可配置应用平台

第三方工具和IP

CME产品的市场领域

市场领域	已经量产	正在开发	前期探索
视频驱动	√		
工业控制	√		
信息安全	√		
通信终端	√		
医疗仪器	√		
安防监控		√	
电网运营		√	
汽车电子		√	
数据处理			√

应用实例——内置以太网接口

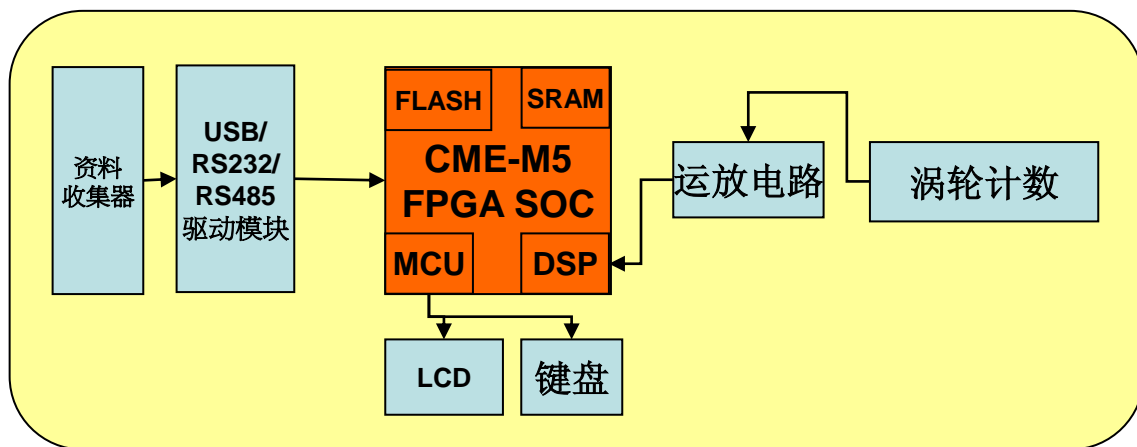


以太网控制器可支持实时以太网，广泛应用于工控、通信、加密、电力等领域

以太网控制器通过 MAC 层的一个基本总线接口，提供以太网帧的发送和接收处理。MAC层还通过一个内部的媒体独立接口（MII）与 PHY 模块连接。方案特点：

- 用FPGA实现10M/100M/1000M MAC, 占用2.5K LUTs
- 符合IEEE 802.3 规范, 支持 100BASE-TX 标准
- 通过MCU编写程序, 支持 uIP、uTP 等网络协议
- 用FPGA实现提供各种通讯接口, 例如RS232、CAN、SPI、I2C等, 可依照需求灵活运用
- 支持自定义编解码, 或在FPGA里完成AES128bit, 达到实时加解密

应用实例——位带捕获比较的计数器

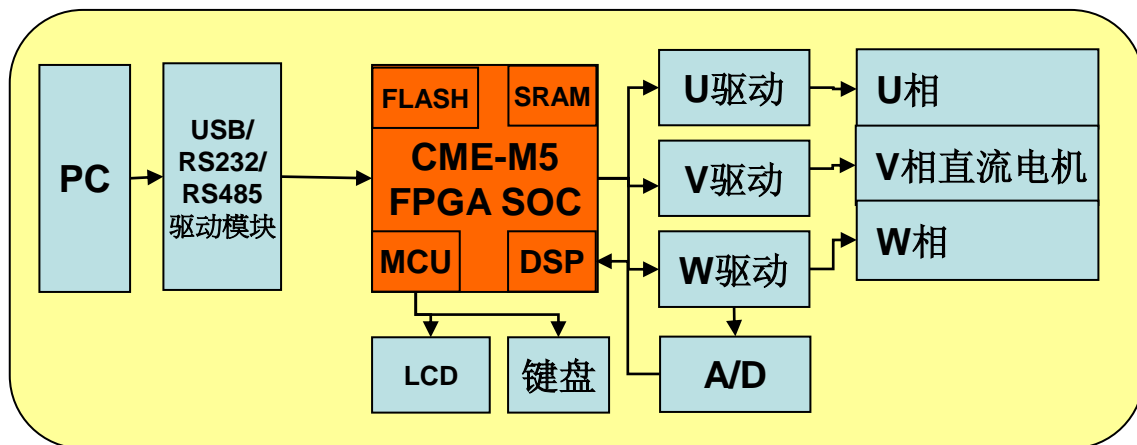


捕获比较计数器广泛应用于工业控制和自动化系统

捕获比较计数器常用来记录涡轮传感器等设备的脉冲个数，并计算出流量，可用于数字频率计等仪器。处理器的定时功能具有多达4路32位的捕获通道。方案特点：

- 多达4个32位或8个16位定时器
- 32位定时器模式（使用外部输入的32.768 KHz时钟）
 - 可编程单次触发（one-shot）定时器或可编程周期定时器
- 16位定时器模式
 - 带有8位预分频器通用定时功能的可编程单次触发定时器或可编程周期定时器
- 16位输入捕获模式
 - 输入边沿计数捕获和输入边沿时间捕获

应用实例——驱动无刷直流电机方案

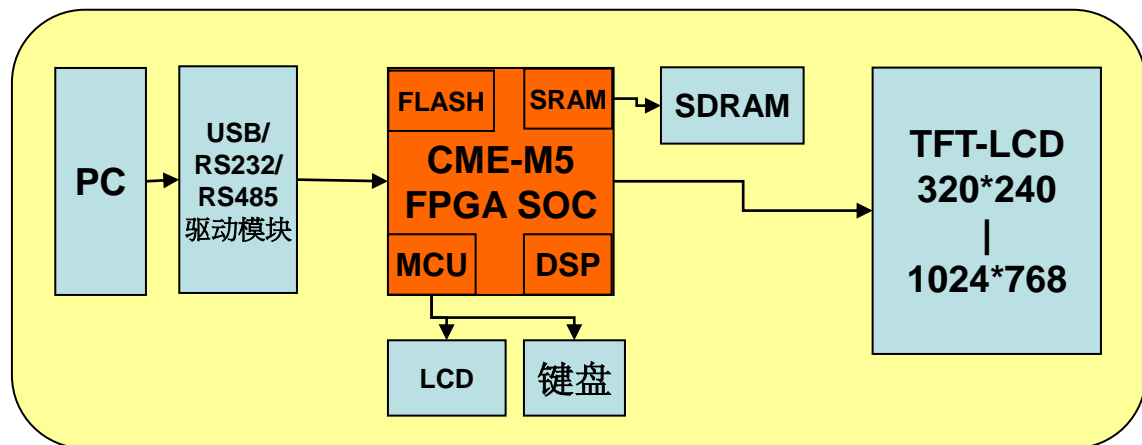


直流电机驱动广泛应用于精密仪器、工业控制、医疗设备等领域

电机转子的位置电平直接连到任意的I/O口上，触发边沿中断服务增量式编码器连到内置的正交编码器上，实现高精度转速或位置检测。方案特点：

- 多至6路16比特的同步PWM驱动U、V、W三组线圈
- 高精度32位正交编码器，可实现高精度转速或位置检测
- 硬件位置积分器追踪编码器的位置，使用内置的定时器进行速率捕获
- 由AD转换器直接实现电流闭环控制，错误检测可直接关闭PWM
- 多种中断事件源，可在PWM的不同时刻产生中断
- 带死区控制和错误控制输入，空闲状态可为高电平或低电平

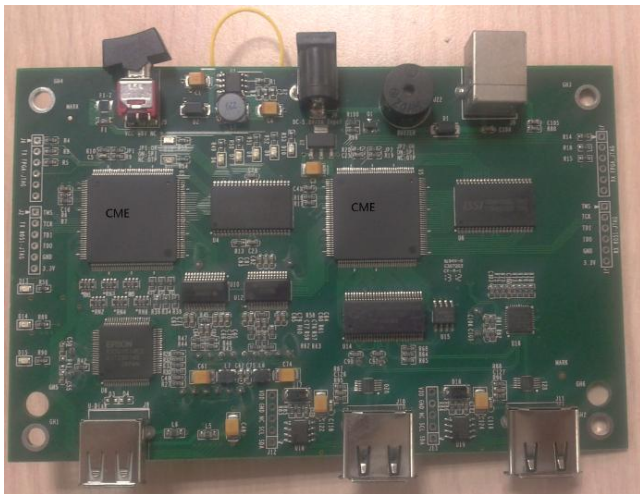
应用实例——串口液晶模块TG03



数位触控系统应用于视频驱动、工业测控、医疗仪器、汽车电子、资讯娱乐等领域

- 显存：256KB
- 颜色：65536色
- Nand Flash存储器：128MB存放图片及用户字库
- 串行接口：RS-232、UART串口(LVTTL)
- 键盘：4x4键盘接口
- 蜂鸣器：按键音提示
- 触摸屏：四线电阻触摸屏
- 分辨率：320x240、480x272、640x480、800x600、1024x768
- 电源：5V电源输入
- 背光电源：16V(4.3寸)、19.2V(3.5寸)

应用实例——高速单向导入保密盒



高速数据保密盒广泛应用于信息安全等领域——为保障十八大作出了贡献

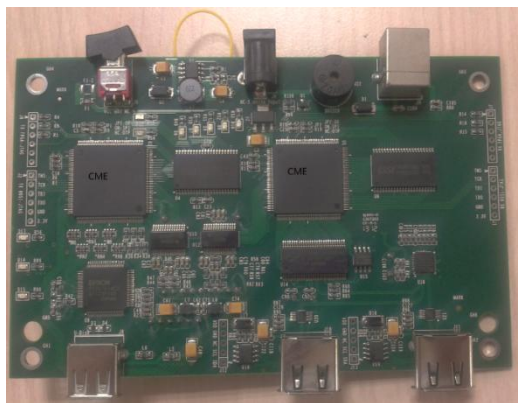
符合国家标准，采用具有自主知识产权的国产芯片，由国家保密局授权、审批、监制、认证的信息安全设备，广泛应用于政府各部门及大中型企业，并被指定用于保障十八大的信息安全设备。方案特点：

- 硬件物理隔离、防止信息泄露
- 单向、高可靠传输
- 高、低速可调，为业界最快的解决方案
- 用户自主传输：用户可根据不同需求选择相应的文件传输
- 可在线升级

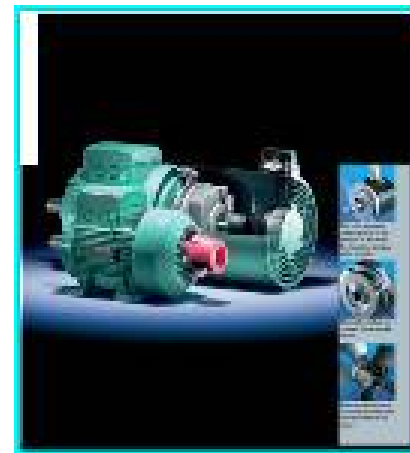
CME产品的应用方案举例



精密仪器



信息安全



电机驱动



视频显示



自动控制



通信终端



京微雅格
Capital Microelectronics

打造世界级中国品牌

心随芯动 芯随心动